

# 中期経営計画の進捗と当社の取り組み

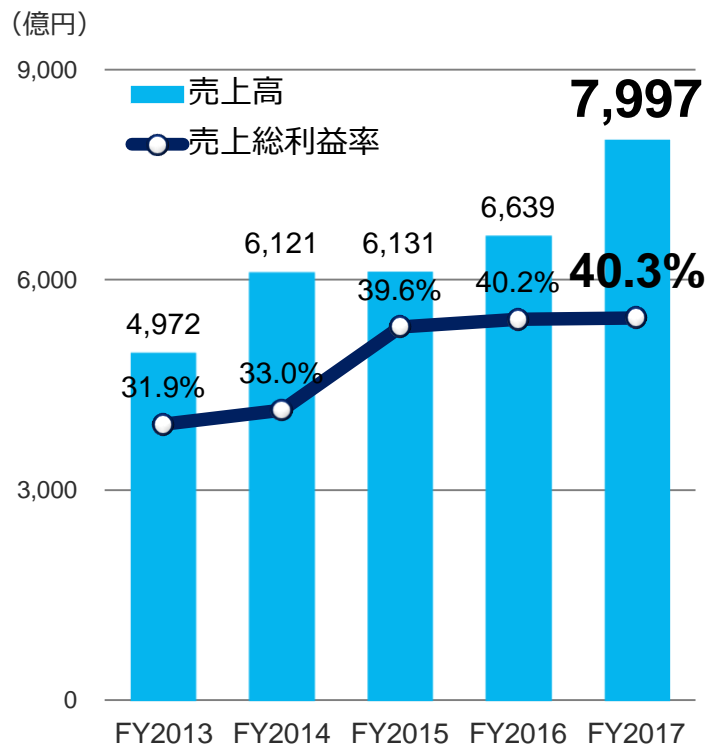
2017年5月31日

河合 利樹  
代表取締役社長・CEO

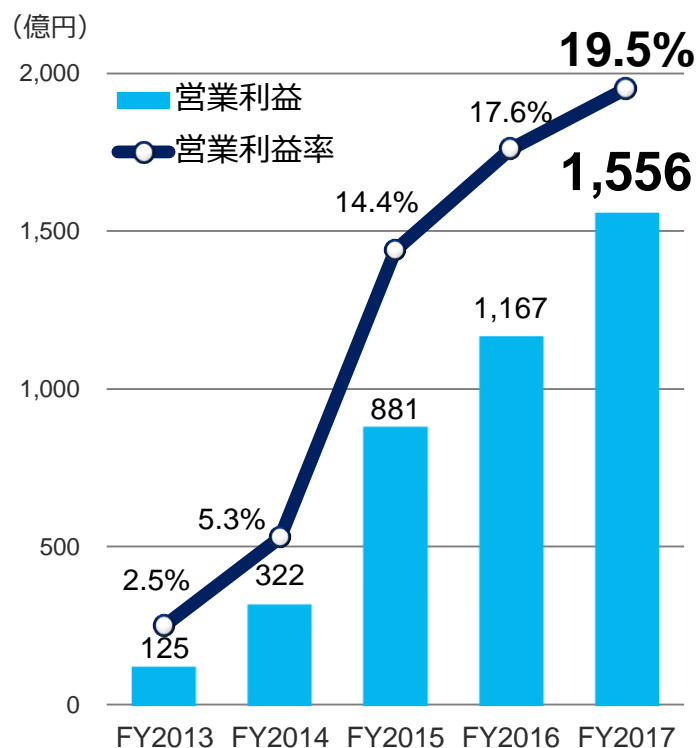


# 2017年3月期ハイライト

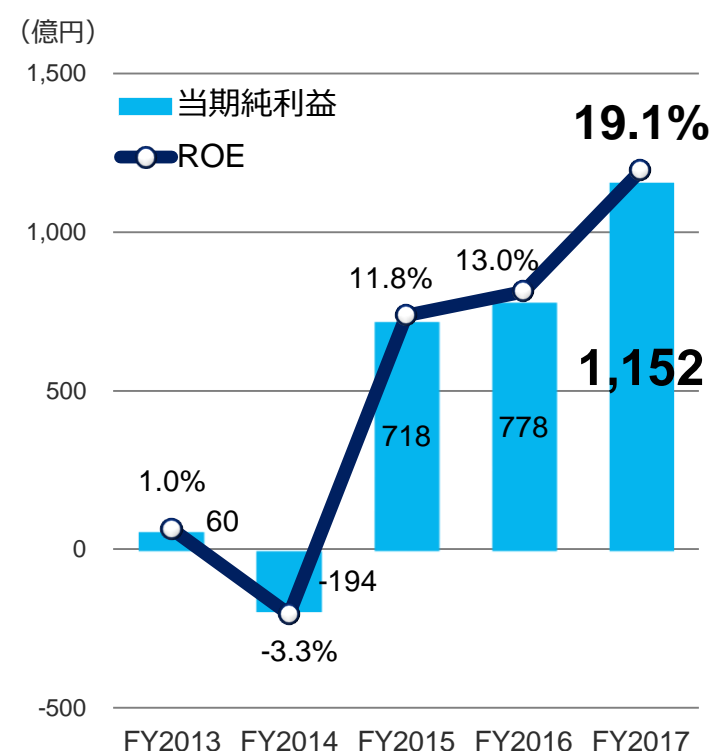
## 売上高と売上総利益率



## 営業利益と営業利益率



## 当期純利益とROE



- 連結売上高は前年比+20%の増収、SPE\*売上高は過去最高を記録
- 売上総利益率・営業利益率・当期純利益ともに過去最高を更新
- ROEは19.1%（前期比+6.1pts）資本効率がさらに向上

# 2018年3月期 業績予想

(億円)

	2017年3月期 (実績)	2018年3月期 (予想)			
		上期	下期	通期	対前年増減
売上高	7,997	4,800	5,000	9,800	+22.5%
SPE	7,498	4,510	4,590	9,100	+21.4%
FPD*	493	290	410	700	+41.7%
売上総利益	3,222	2,020	2,100	4,120	+897
下段：売上総利益率	40.3%	42.1%	42.0%	42.0%	+1.7pts
営業利益	1,556	1,040	1,120	2,160	+603
下段：営業利益率	19.5%	21.7%	22.4%	22.0%	+2.5pts
親会社株主に帰属する 当期純利益	1,152	790	840	1,630	+477
1株当たり当期純利益 (円)	702.26	481.48	511.96	993.44	+291.18

**市場成長以上の売上拡大、2期連続の過去最高益を見込む**

\* FPD: フラットパネルディスプレイ製造装置

# 中期事業目標 進捗

	2015/3実績	2016/3実績	2017/3実績	2018/3計画	中期事業目標	
WFE* 市場規模	\$31.9B	\$31.4B	\$35B	\$38B	\$30B	\$37B
売上高	6,131億円	6,639億円	7,997億円	9,800億円	7,200億円	9,000億円
営業利益率	14.4%	17.6%	19.5%	22.0%	20%	25%
ROE	11.8%	13.0%	19.1%	-	15%	20%

順調に業績向上。引き続き利益率向上に注力

\* WFE (Wafer Fab Equipment) : 半導体製造工程には、ウェーハ状態で回路形成・検査をする前工程と、チップごとに切断・組立・検査をする後工程があります。  
半導体前工程装置 (WFE) は、この前工程で使用される製造装置です。ここでの市場規模にはウェーハレベルパッケージング向け装置は含みません。

# 市場をアウトパフォーム

## ■ 市場成長を超える収益拡大

FY2017実績（対FY2016）

⇒ 当社売上高成長 **+20.4%** （WFE市場成長\* **+11.5%**）  
営業利益伸び率 **+33.3%**

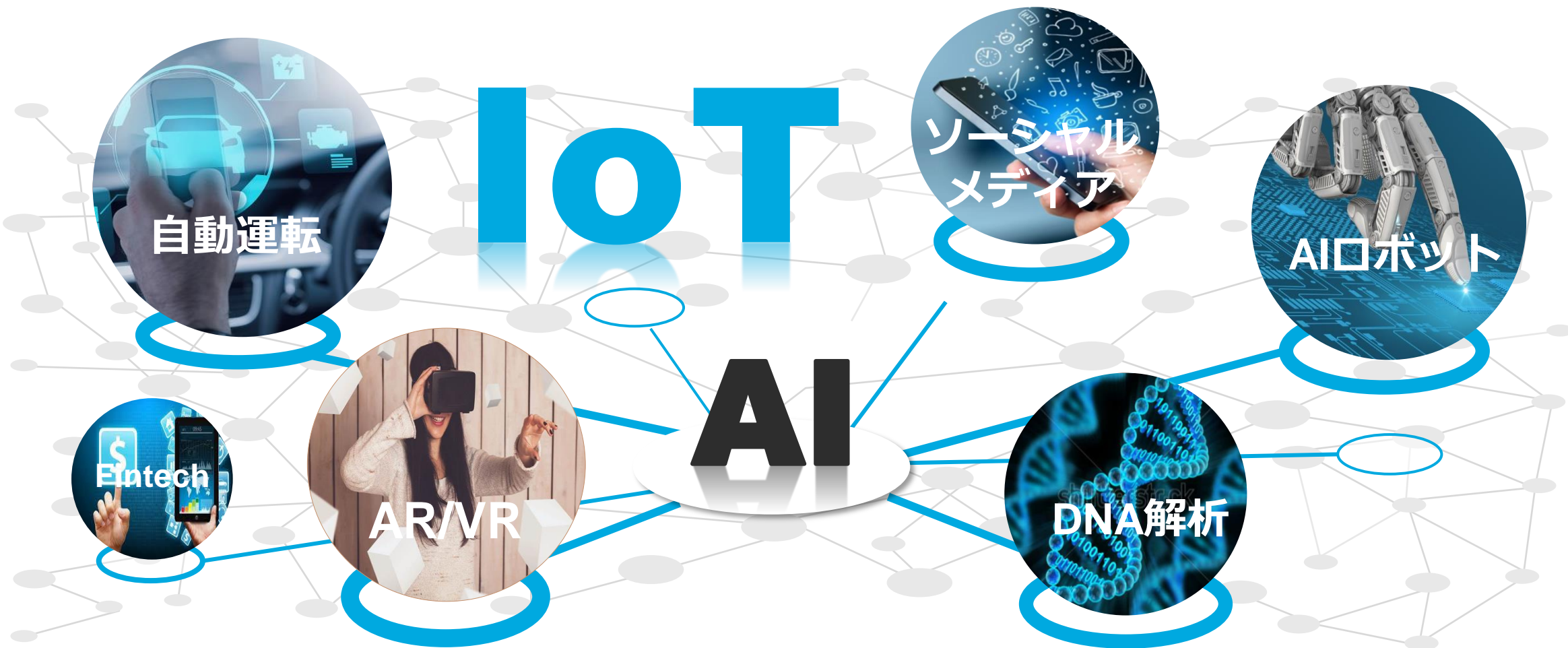
FY2018計画（対FY2017）

⇒ 当社売上高成長 **+22.5%** （WFE市場成長\* **+8.6%**）  
営業利益伸び率 **+38.7%**

\* WFE市場成長率はCYベースの数字です

## ■ エッチング装置、熱処理成膜装置、洗浄装置でシェア拡大

# IoT時代の到来



ネットに繋がるモノの増加に伴い、データ量は増大

# IoT時代を支えるインフラの進化



高速、高信頼、データ遅延低減、接続デバイス数

## 5G Network

対4G: 速度: **100倍**  
データ遅延: **1/50**  
接続可能なデバイス数: **100倍**

次世代通信規格5G導入でIoT社会のインフラが整う

# 社会の進化

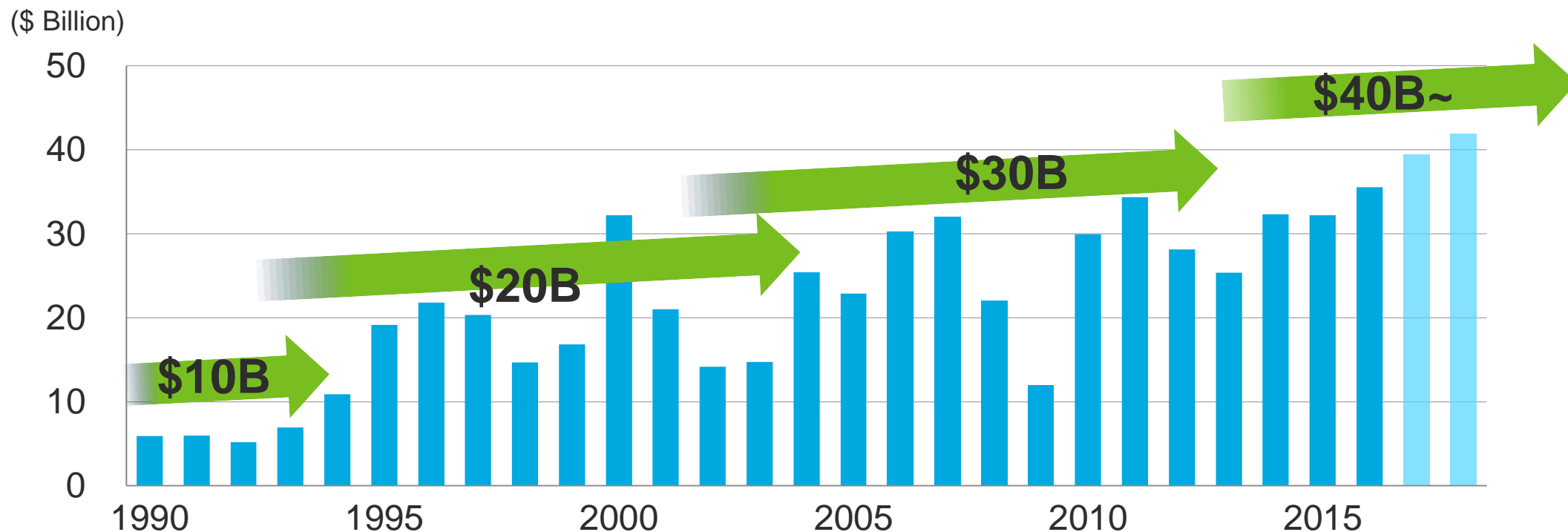


社会全体における半導体の集積度が上がる



# WFE市場の拡大

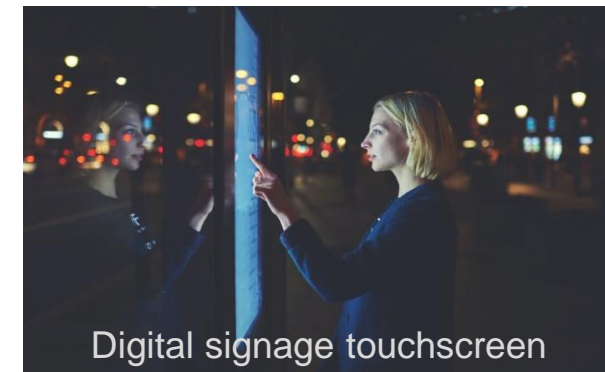
市場規模にはウェーハレベルパッケージング向け装置は含まない



Source : 2001-2013 SEMI  
2014-2018 VLSI "Chip Market Research Services Equipment Database, 1Q17 Update" Apr. 2017. Graph created by TEL using above data

## 半導体は次なる成長フェーズへ

# インターフェイスデバイスとしてディスプレイの用途拡大



これからのディスプレイに求められる性能：

**超高精細化・大型化・低消費電力化・加工性**



**ディスプレイ市場も更なる拡大へ**

# 新中期事業目標（2020年3月期までに達成）

市場規模にWafer Level Package向け装置を含む

WFE  
市場規模

\$42B

\$45B

売上

10,500億円

12,000億円

営業利益率

24%

26%

ROE (自己資本利益率)

20~25%

市場環境の変化を踏まえて目標を修正

# 開発生産グループ新組織

2017年6月1日付

- **新たな成長フェーズを迎え、開発の機動性向上**
- **山梨、東北両工場を合併し、TTS\*設立**
  - 技術の融合と効率化の推進
  - プロセスインテグレーション機能を工場に移管し、製品化を加速
- **IoT時代を見据えた将来技術/融合技術は技術戦略本部が推進**

代表取締役社長・CEO  
河合 利樹



## 開発生産グループ 主要プロダクト

第一開発生産本部 成膜装置

第二開発生産本部 エッチング装置  
ドライ洗浄装置

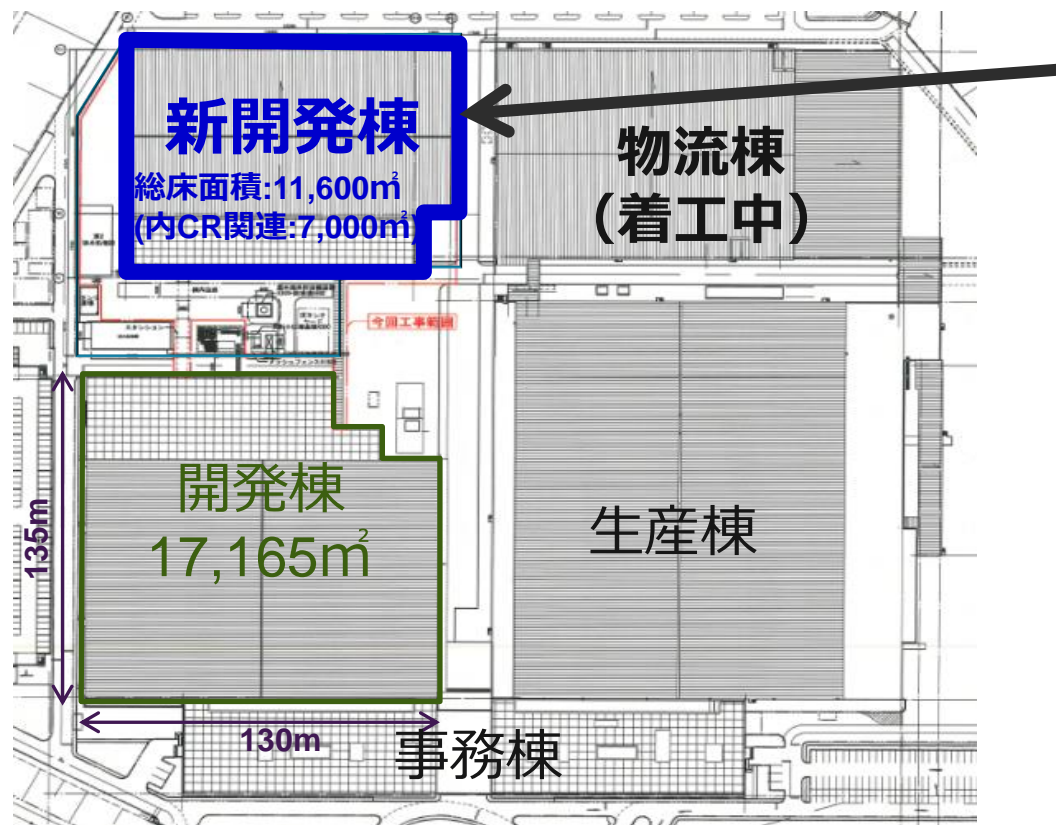
第三開発生産本部 コータ/デベロッパ  
ウェット洗浄装置

第四開発生産本部 テストシステム  
FPDドライ装置

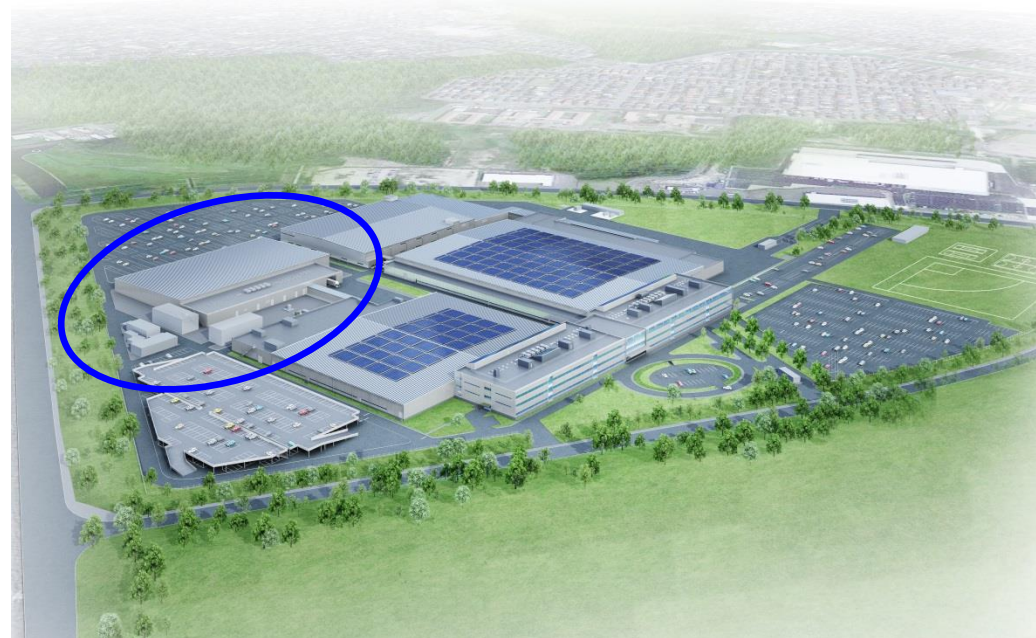
技術戦略本部

\* TTS : 東京エレクトロン テクノロジーソリューションズ

# 宮城地区 新開発棟/物流棟の建設



新開発棟：2018年8月末竣工予定



東京エレクトロン宮城 新開発棟・物流棟

顧客との共同開発、インテグレーション開発、継続的改善による  
顧客価値創出・最大化

# サマリー

- **半導体・FPDは新たな成長フェーズへ**
  - WFE市場前提/事業目標を修正（市場前提を\$42B～\$45B）
- **開発体制を今後のビジネス環境に合わせ最適化**
  - 5つの開発本部を新設し、機動的な開発体制を確保
  - 成膜事業の強化（技術融合/効率化）に向けTTSを設立
  - プロセスインテグレーションセンターをTTSへ移管し、製品開発を加速
- **エッチングビジネスの拡大とさらなる成長への対応**
  - 物流棟建設による効率化を推進、生産増強へ
  - 新開発棟建設により付加価値製品の開発を加速

# SPE開発戦略

佐々木 貞夫

代表取締役 専務執行役員 開発・生産本部長



# 内容

- 高まる先端技術への要求と当社の事業機会
  - TEL Technology Vision 2030
- 開発戦略の進捗
  - 先端技術への要求と当社の開発戦略
  - 開発一元化による自社保有技術の融合
- 重点事業分野（エッチング、成膜、洗浄装置）における中期計画の進捗



# 高まる先端技術への要求と当社の事業機会

## TEL Technology Vision 2030

# TEL Technology Vision 2030

Semiconductors  
for all industries



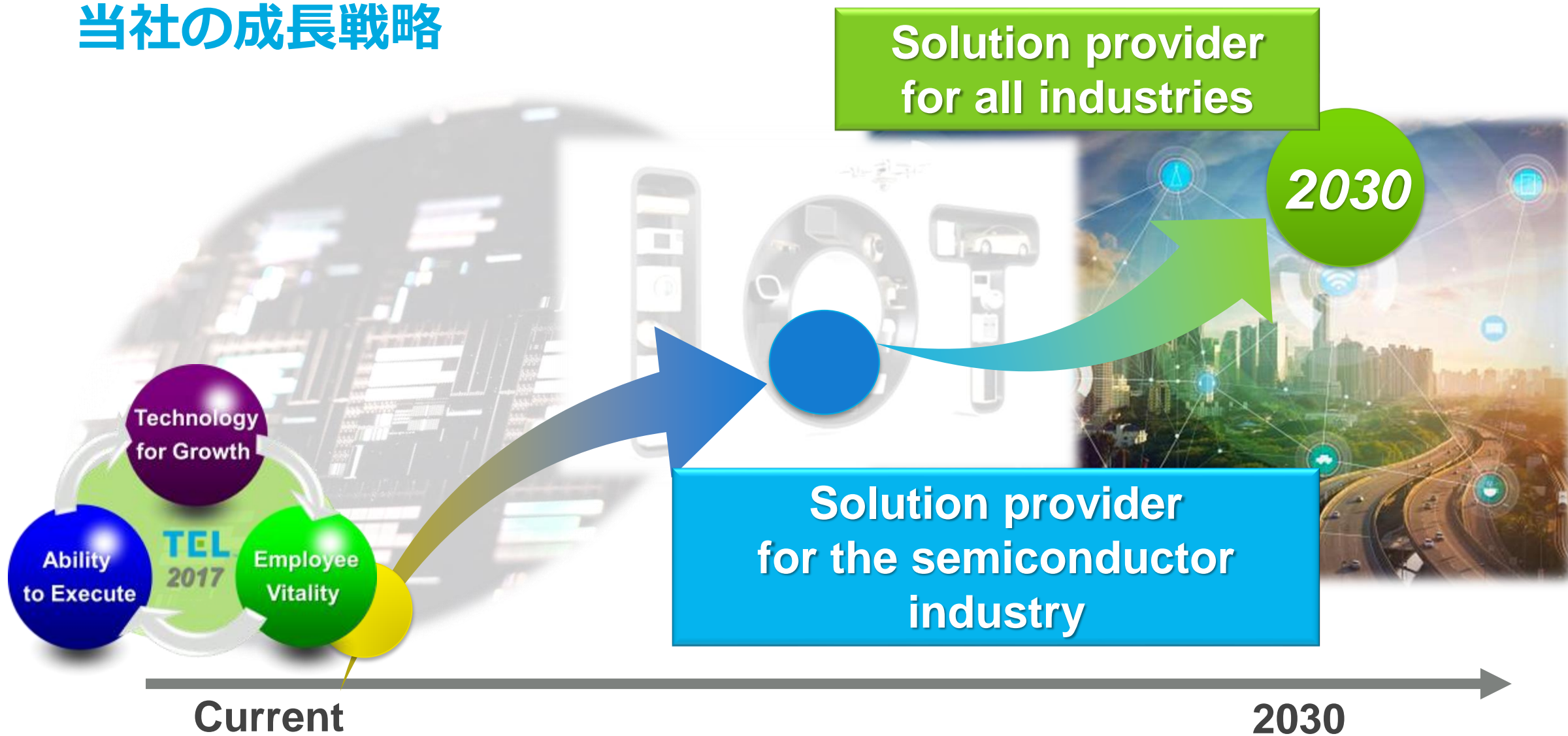
2030年の未来を実現するテクノロジーと当社の貢献についての議論を活発化

# 2030年の社会に向けて



多様な分野で半導体の用途が急速に拡大、求められる技術も高度になる

# 当社の成長戦略

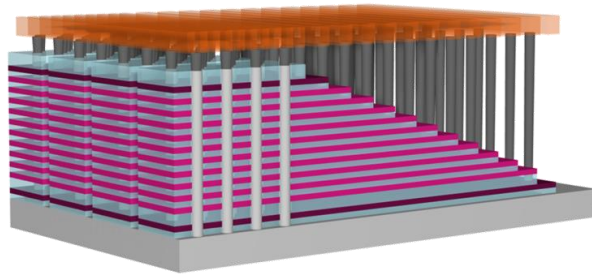


すべての産業で重要性が高まる半導体の進化に当社の技術で貢献

# 開発戦略の進捗

# 先端技術への要求と当社の戦略

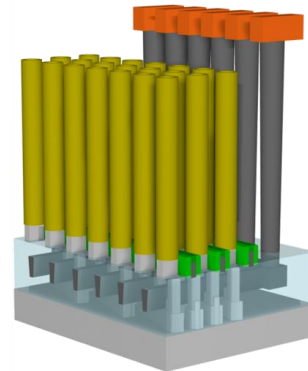
## 3D NAND



### 多層化&生産能力増強

高選択性プロセス  
さらなる加工精度の追求と  
生産性向上へのチャレンジ

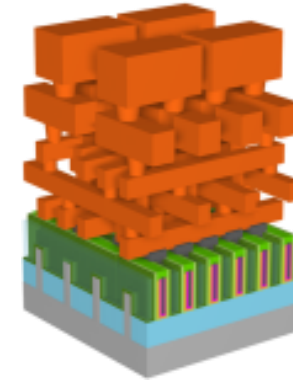
## DRAM



### 1Xへ微細化を展開

さらなる大容量化のための  
キャパシタ性能向上  
高A/R加工、材料特性応用

## Logic



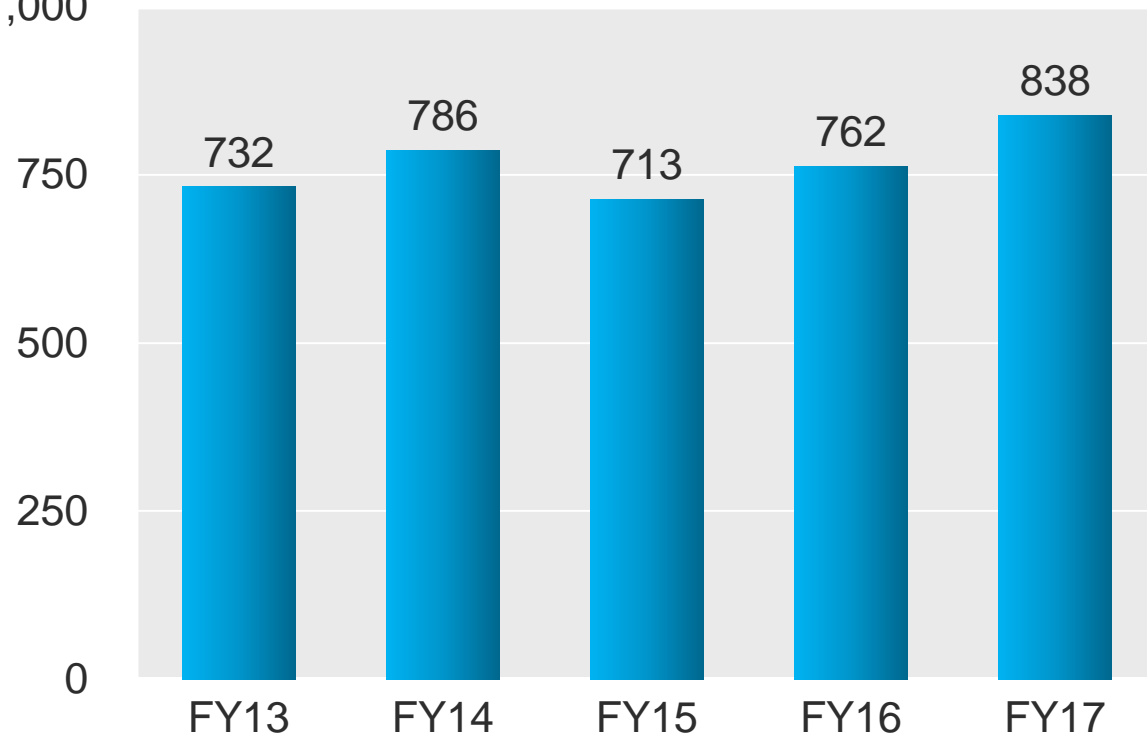
### 先端5nm・3nm開発

微細化対応の  
パターニング技術開発  
新材料、選択成膜開発

社内外のコラボレーションを推進し、革新的な融合技術の開発を加速  
(プロセスソリューション開発、次世代プラットフォーム開発)

# 開発費の増強（重点分野への開発投資）

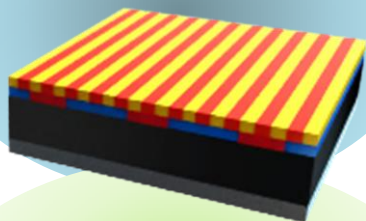
(億円)  
1,000



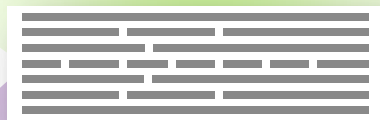
さらなる融合技術の創出と成長分野への積極的な投資

# パートナーニング戦略

EPE\*/CDU\*\*課題



EUV本格到来



計測機器の限界

大手複数顧客と  
自己整合パートナーニング技術を確立

顧客密着型開発の推進  
On-site評価の拡大

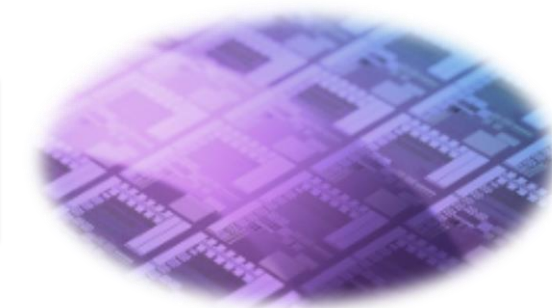
先端コンソーシアム・  
装置・材料メーカー協業

imec, SRC, AIST,  
Simulation tool vendor など

社内評価/開発拠点の拡充

Process Integration Center設立

3拠点での機能別開発 (TTCA\*\*, 合志事業所, 穂坂事業所)



\* EPE: Edge placement error

\*\* CDU: Critical dimension uniformity

\*\*\* TTCA: TEL Technology Center, America



# 3D NANDのキープロセス技術と当社のソリューション

## プラズマドライエッチ

- ・ ワードライン分離
- ・ チャンネルホール
- ・ 多段コンタクト



Tactras™

## ケミカルドライエッチ

- ・ ソースライン向け前洗浄



Certas™

ワードライン

EXPEDIUS™-i



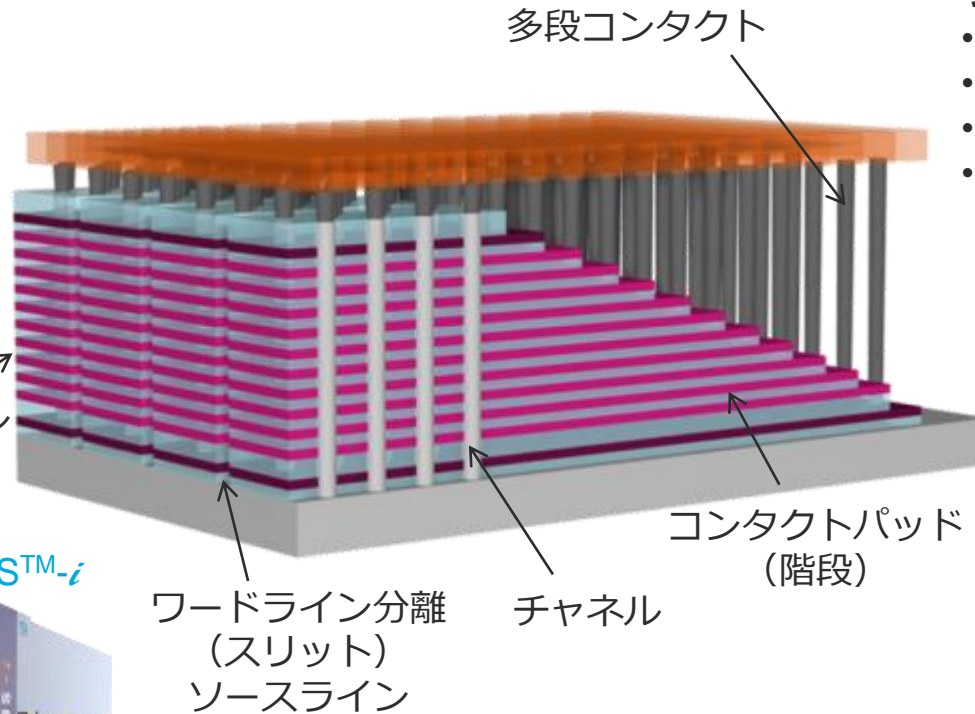
## ウェット洗浄

- ・ ベベル洗浄



CELLESTA™-i

CORP IR / May 31, 2017



## 枚葉成膜

- ・ ワードラインバリア
- ・ 多段コンタクトバリア
- ・ ソースラインバリア

Triase+™



## リソグラフィ

- ・ ワードライン分離
- ・ チャンネルホール
- ・ 多段コンタクト
- ・ コンタクトパッド

CLEAN TRACK™  
LITHIUS Pro™ Z



## 熱プロセス (バッチ成膜)

- ・ ブロック酸化膜 (high-k)
- ・ チャージトラップ (ALD SiN)
- ・ チャンネルシリコン
- ・ キャップシリコン

TELINDY PLUS™



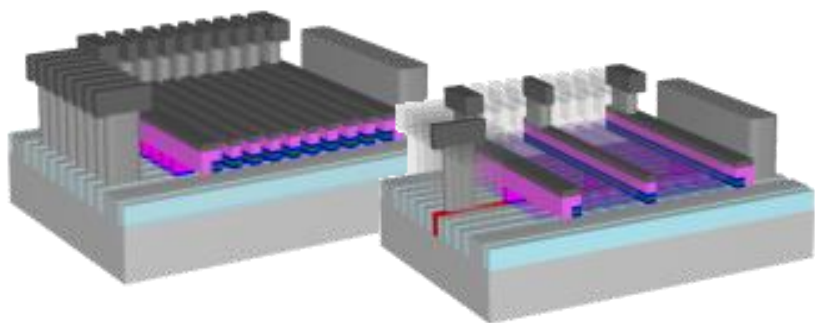
## ALD成膜

- ・ コア酸化膜

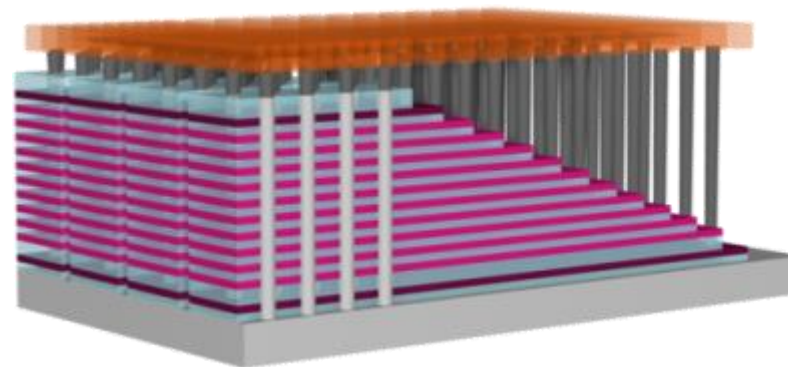


NT333™

# 3D NAND市場における事業機会の拡大



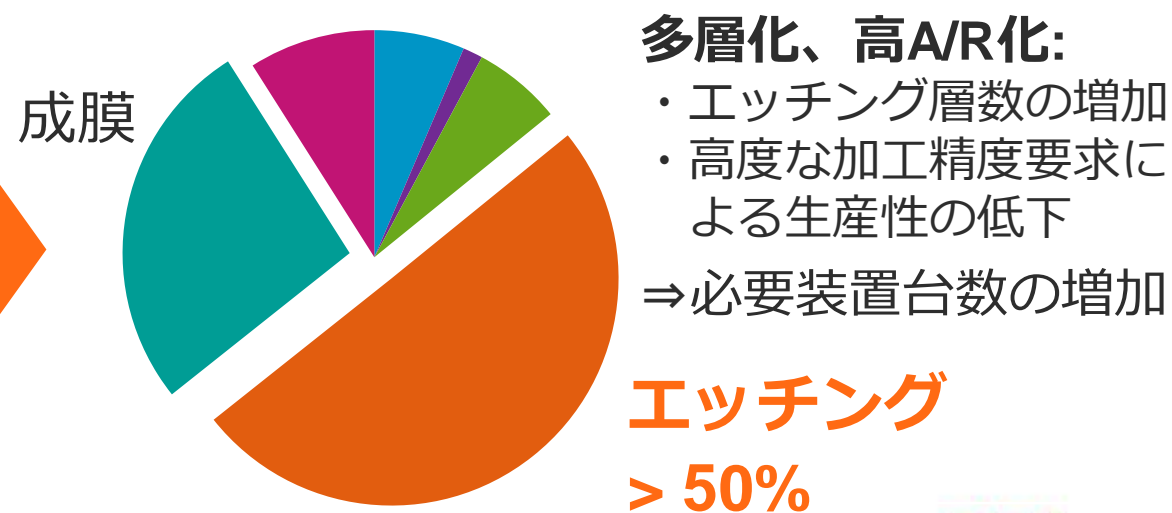
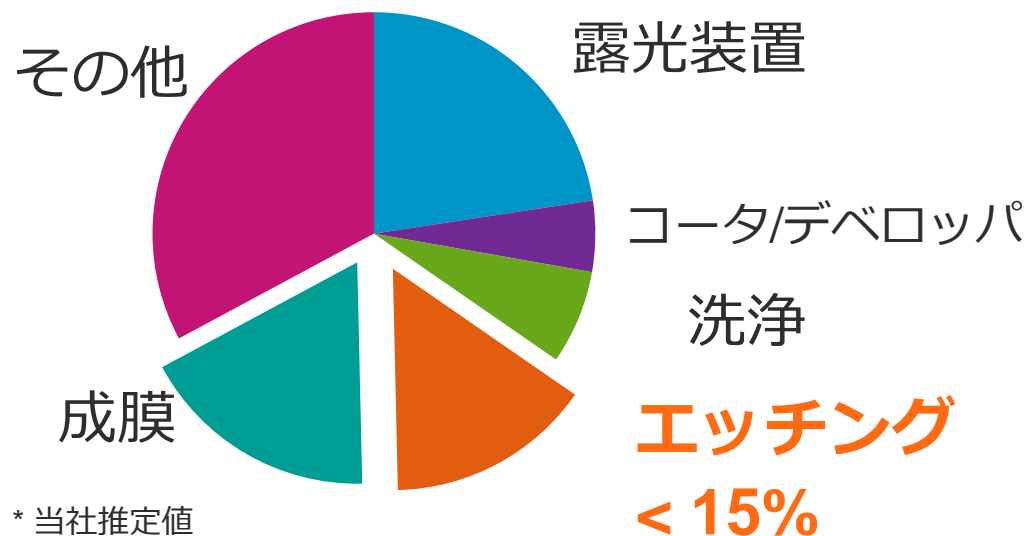
2D  
微細化



3D NAND  
積層

従来のNAND設備投資における装置比率\*

3D NANDにおける装置比率\*



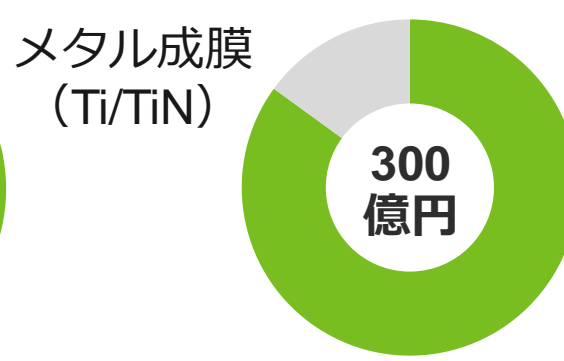
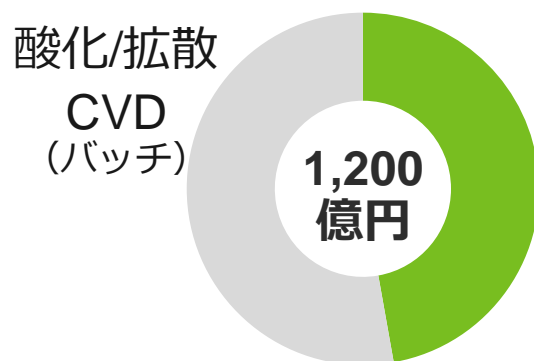
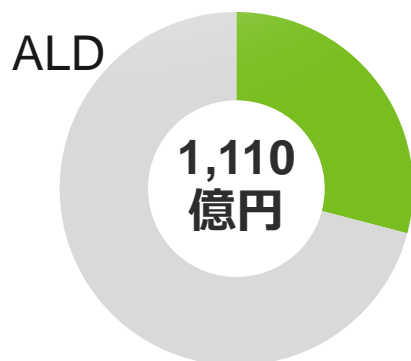
\* 当社推定値  
CORP IR / May 31, 2017

# SPE事業戦略：成膜技術の開発力強化

- **東京エレクトロン テクノロジーソリューションズ設立**
  - 東京エレクトロン山梨、東京エレクトロン東北の合併による、開発リソースの一元化
- **プロセスインテグレーションセンター（PIC）設立**
  - Cross-BUによるプロセスモジュール開発
- **次世代プラットフォーム開発**
  - 新コントローラ（AIソフトウェア）搭載



# SPE事業戦略：成膜装置



2014~16年のR&D活動が実を結び  
量産準備ステージへ

さらなる微細化、新構造や次世代半導体に対応した新技術で収益拡大を図る

# SPE事業戦略：洗浄装置

## ■ 枚葉洗浄 CELLESTA™ シリーズの売上拡大

- バックサイド・ベベル洗浄\*およびポストエッチクリーニング処理の  
パターン倒壊抑制乾燥技術を軸に、アプリケーションを拡大

## ■ バッチ洗浄による3D NANDキー工程の獲得

- 緻密な制御性を必要とする窒化膜除去やメタルエッチ、ポリシリコン  
エッチングを高品質かつ高生産性で提供

## ■ コータ/デベロッパのBest Known Methodを 洗浄事業に活用

- 開発の一元化による先端技術の共有とノウハウの取り込み



枚葉洗浄装置  
CELLESTA™



バッチ式洗浄装置  
EXPEDIUS™

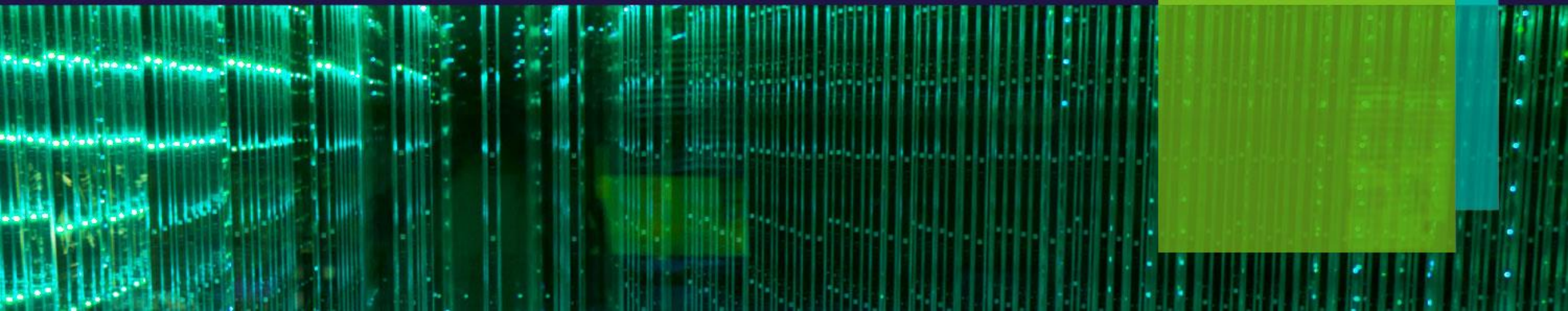
市場シェア	CY14 (実績)	CY15 (実績)	CY16 (実績)	...	CY19 (目標)
洗浄装置	19%	18%	20%		>24%

# サマリー

- さらなる事業成長に向け、TEL Technology Vision 2030 の策定
  - 多様化する半導体需要を確実な成長へ
- 顧客とコンソーシアムとの協業を戦略的に推進し、さらなる既存プロダクトの強化、およびクロスBUのシナジー効果による成長を目指す
  - パターニングソリューション開発の推進
  - 技術の融合（3D NAND開発ソリューション、成膜拠点の統合）
- 重点分野への戦略的投資による事業強化
  - 成膜事業：選択と集中による新製品開発のスピードアップ
  - 洗浄事業：コータ/デベロッパのBest Known Method活用による、製品力とシェア向上

# コーポレート開発戦略：インテグレーションによる成長機会

関口 章久  
理学博士、執行役員 先端半導体技術部門担当

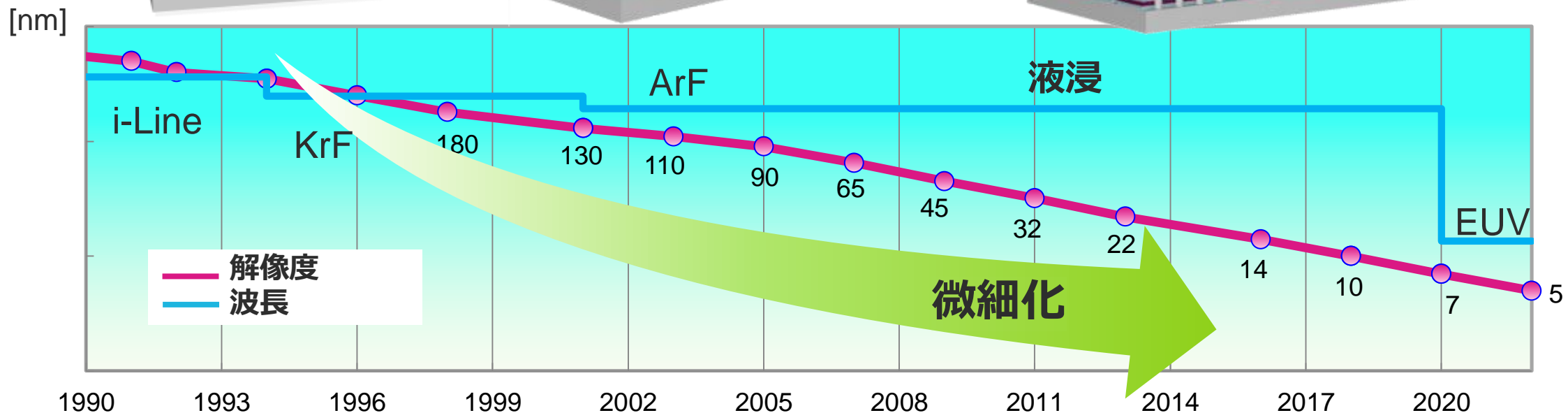
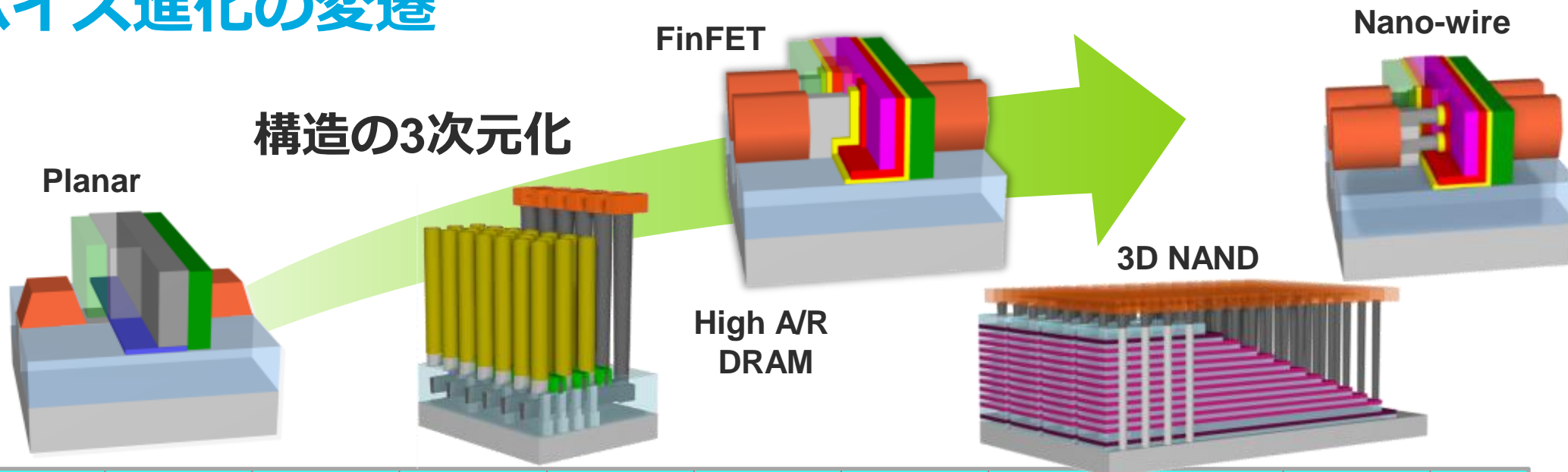


# 内容

- デバイスロードマップとインテグレーションの課題
  - メモリ技術ロードマップ : DRAM, 3D NAND
  - ロジック技術ロードマップ : FEOL, MOL, BEOL
- Worldwide R&Dにおけるプロセスインテグレーションセンター (PIC) の重要性



# デバイス進化の変遷

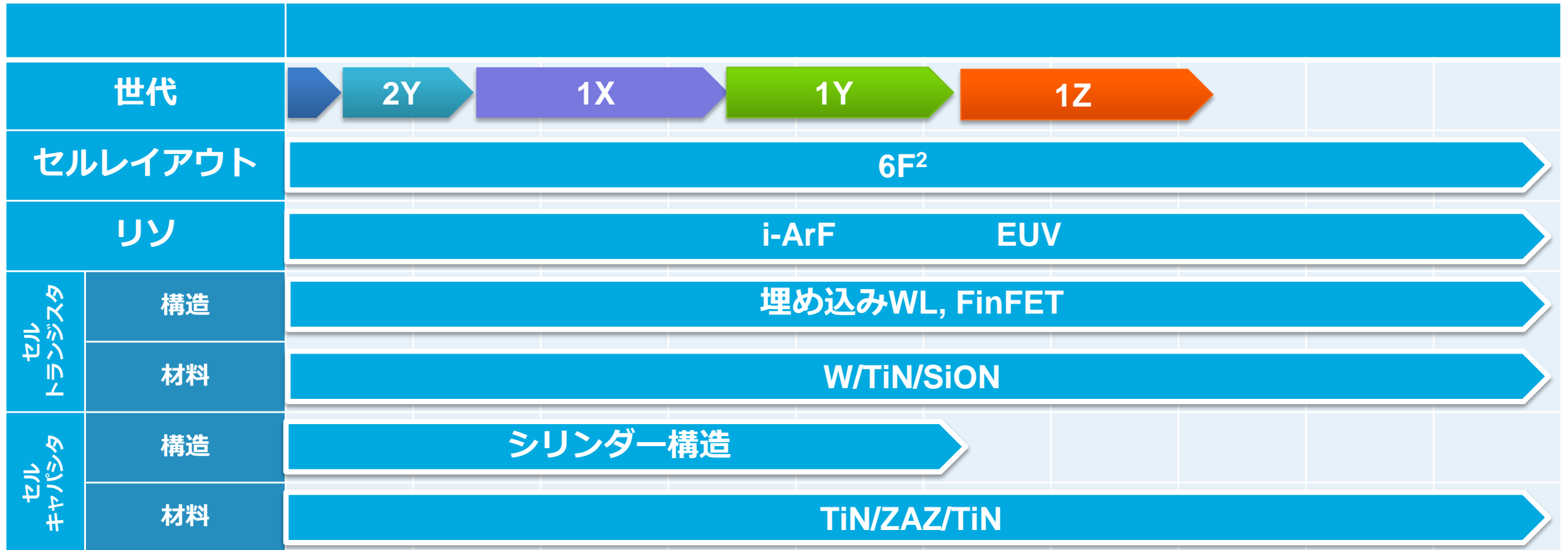


# デバイスロードマップとインテグレーションの課題

**メモリ** : **DRAM, 3D NAND**

**ロジック** : **FEOL, MOL, BEOL**

# DRAM ロードマップ



DRAMの微細化は1Y以降の難易度がさらに上昇

# DRAM チャレンジ



## ドライエッチング

- ✓ 高アスペクト比キャパシタ (HARC) ホール形成
- ✓ 高選択比 (ハードマスク対絶縁膜)

## 成膜

- ✓ 高選択比ハードマスク (対絶縁膜)
- ✓ 高被覆段差性 + 低リークキャパシタ絶縁膜
- ✓ 高被覆段差性 + 低抵抗電極

## 洗浄ウェットエッチング

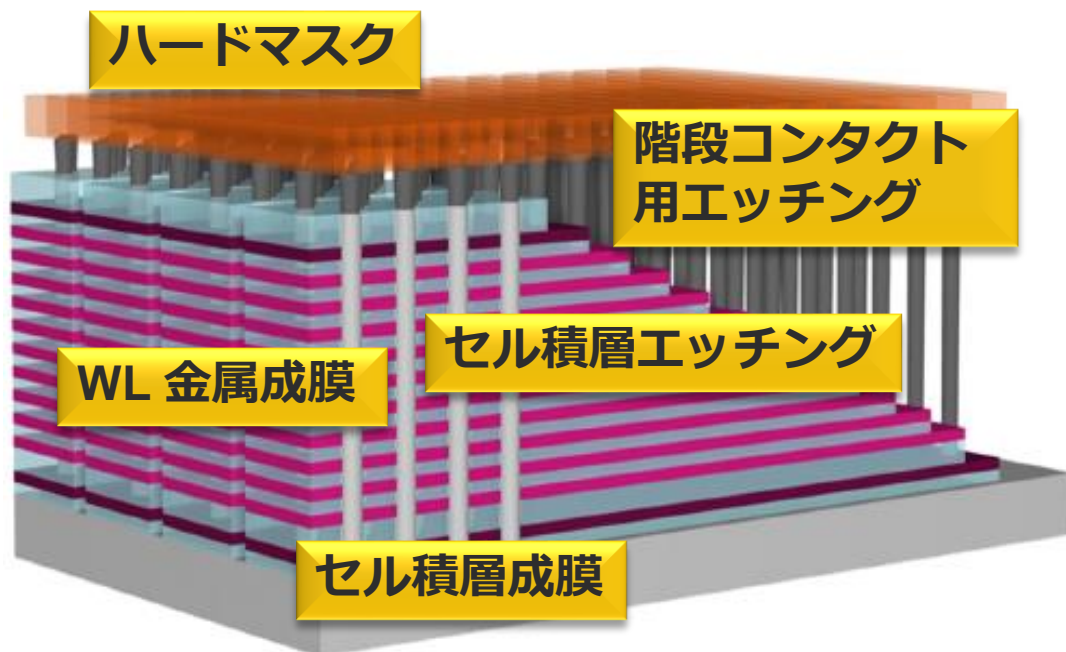
- ✓ パターン倒壊対策
- ✓ 高アスペクト比構造内の洗浄

高アスペクト比構造比起因の課題が多い

# 3D NAND ロードマップ



# 3D NAND チャレンジ



## ドライエッチング

- ✓ 高アスペクト比エッチング
- ✓ 高選択比（ハードマスク対スタック膜）

## 成膜

- ✓ ONON/OPOP スタック反り低減
- ✓ 高選択比ハードマスク
- ✓ 高被覆段差性フラッシュ機能膜成膜
- ✓ 高移動度チャネル
- ✓ 低応力メタルゲート

## Hardware

- ✓ 反りのあるウェーハのハンドリング

## 洗浄/ウェットエッチング

- ✓ 3次元構造体内の窒化膜ウェットエッチング

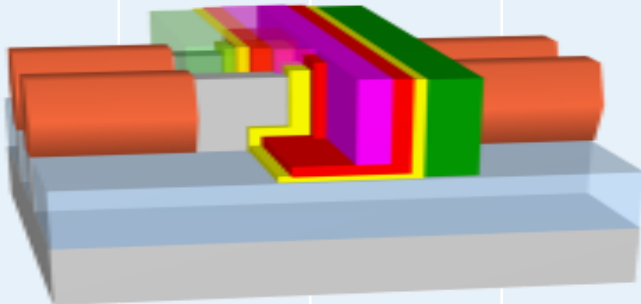
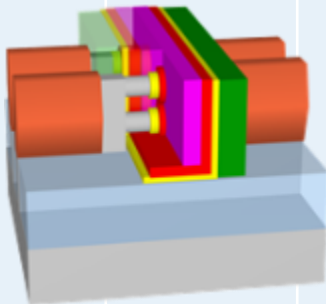
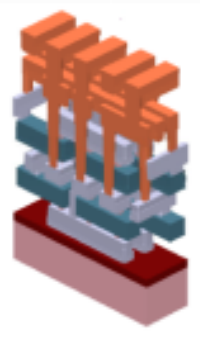


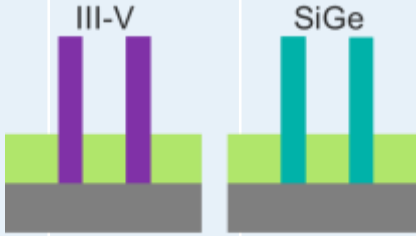
高アスペクト比構造のエッチングおよび成膜がチャレンジ

# デバイスロードマップとインテグレーションの課題

メモリ : DRAM, 3D NAND

ロジック : **FEOL, MOL, BEOL**

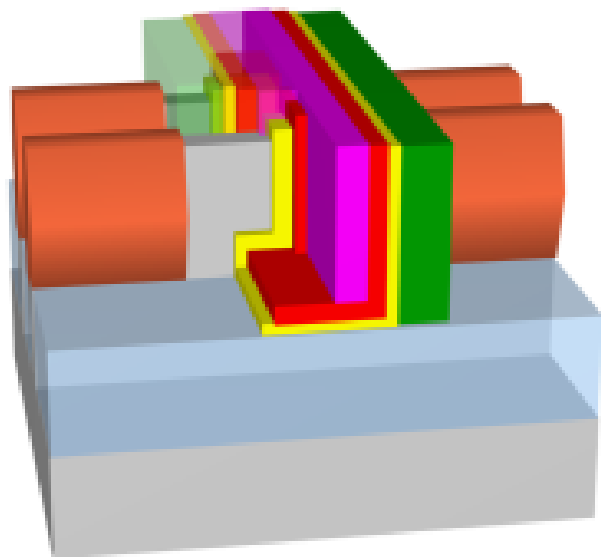
# FEOL ロードマップ

		世代				
		16-14 nm	10 nm	7 nm	5 nm	< 3.5 nm
トランジスタ構造	短チャネル効果抑制					
	FinFET			Lateral nanowire		Vertical nanowire
チャネル材料	移動度向上					
	NFET	PFET	NFET	PFET	NFET	PFET

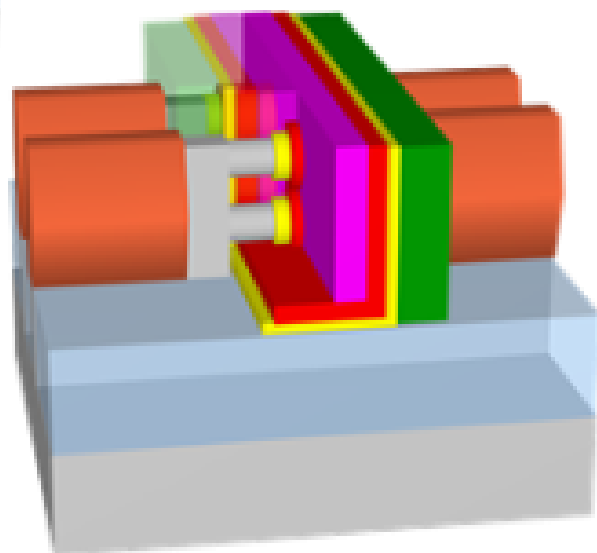
トランジスタ構造の大きな変化と微細化が同時に進行



# FEOL チャレンジ



Fin型トランジスタ

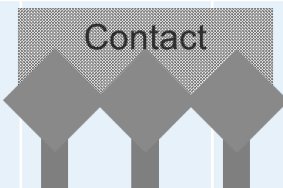
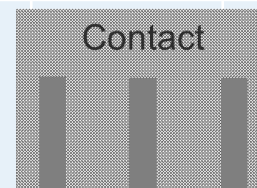
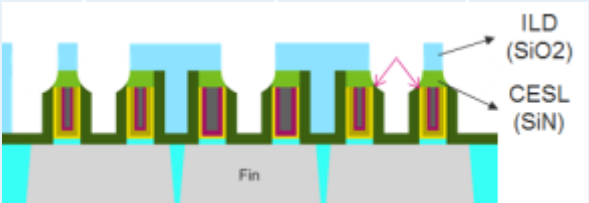
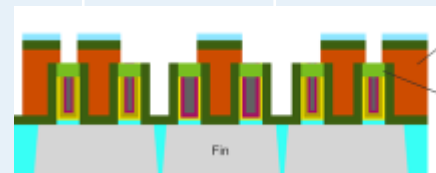
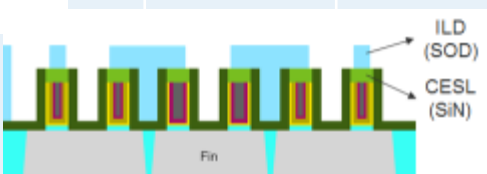
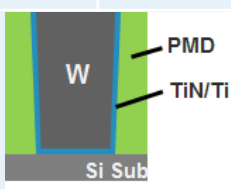
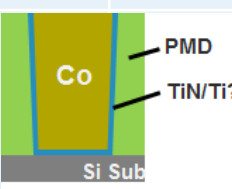


ナノワイヤ型  
トランジスタ

- 短チャネル効果抑制（オン/オフ比）
  - 新構造
- チャネル移動度
  - 新チャネル材料
- 寄生抵抗低減
  - ソース/ドレイン活性化率向上
  - 低抵抗シリサイド
- 寄生容量低減
  - 低誘電率材料
- ばらつき低減
  - 機差低減、線幅ばらつき低減

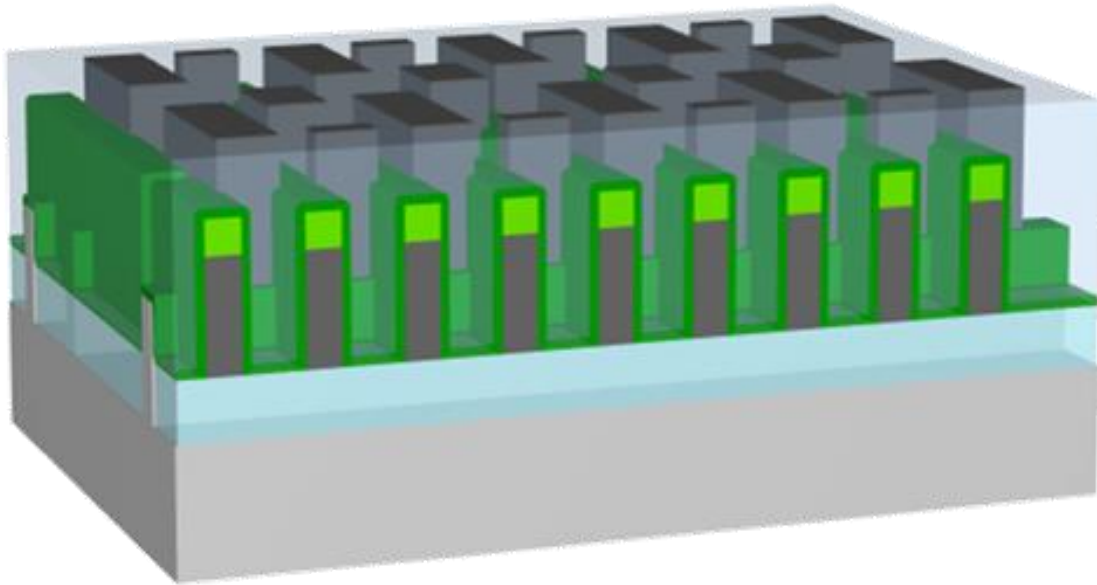
トランジスタ構造の大きな変化がデバイスに大きな影響を及ぼしている

# MOL ロードマップ

世代	16-14 nm	10 nm	7 nm	5 nm	< 3.5 nm
ソース/ドレイン形状	ダイヤモンド型エピ 	ラップ・アラウンド・コンタクト 			
コンタクトスキーム	セルフ・アライン・コンタクト 	置換型コンタクト形成 			
コンタクトメタル	W 	Co 			

微細化、重ね合わせ問題、コンタクト抵抗上昇等の課題が増えている

# MOL チャレンジ



コンタクト構造図

- 寄生抵抗
  - 新構造、低抵抗材料採用による低減
- 狭トレンチ埋め込み
  - アスペクト比の高い構造の埋め込み
- 重ね合わせ
  - 自己整合プロセス
- ばらつき
  - 機差低減

微細化によりコンタクト抵抗上昇などの課題が増える

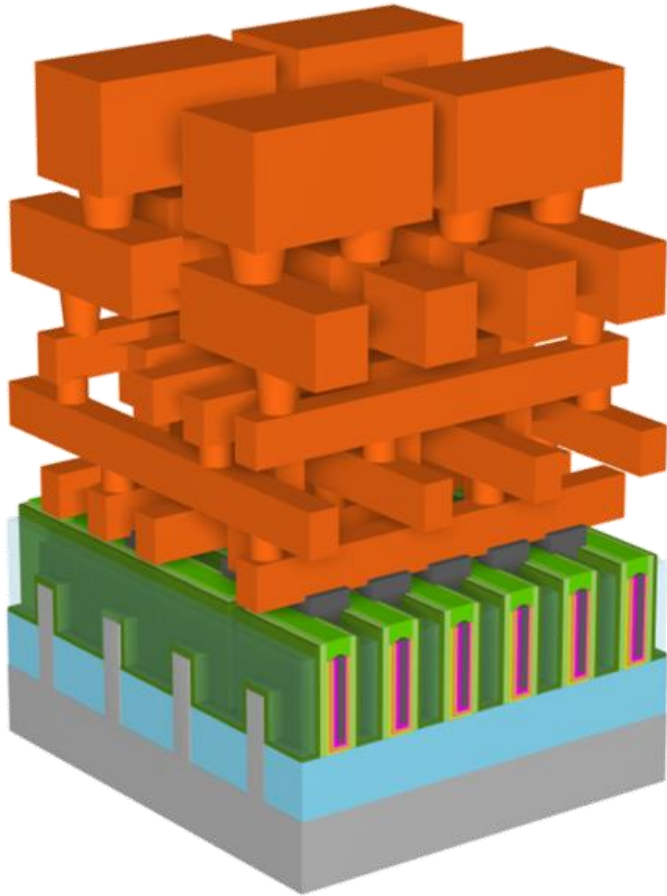
# BEOL ロードマップ

	16-14 nm → 10 nm → 7 nm → 5 nm → < 3.5 nm					
世代	16-14 nm		10 nm	7 nm	5 nm	< 3.5 nm
配線形成スキーム	デュアルダマシ セルフ・アライン・ビア (SAV)  Non SAV → SAV		セルフ・アライン・ブロック  A B A C A B A	フル・セルフアライン・ビア 		
金属配線	Cu : ECD Ta/TaN PVD  Cu		Cu 代替金属候補 Ru, Co, CoAl	Post Cu  Post Cu		

Estimated using IEDM, VL, IITC papers

微細化、重ね合わせ問題から新しいインテグレーション手法の評価が開始

# BEOL チャレンジ



- 低抵抗
  - Cu の場合: バリア薄膜化
  - Cu 代替金属候補: Ru, Co, CoAl,
- 寄生容量低減
  - 低誘電率絶縁膜、エアギャップ
  - エッチングダメージ低減:  
低温エッチング、置換型絶縁膜形成
  - エッチングストップ層低誘電化
- 狭トレンチ埋め込み
  - ライナー膜、金属材料変更
- 重ね合わせ
  - 自己整合プロセス
- 信頼性 (マイグレーション等)
  - 配線上キャップ膜

Cuから新金属材料への移行期間、配線寄生容量は引き続き大きな課題

# Worldwide開発におけるプロセスインテグレーションセンター (PIC) の重要性

# グローバル開発拠点



PIC機能強化によりWorldwideで開発環境をさらに強化した

# プロセスインテグレーションセンター（PIC）のミッション



- 顧客とのコラボレーションを通しビジネスを広げる
- 製品開発とPICが提供するソリューションをシンクロナイズし、当社の製品価値を高める
- 競争力のあるソリューションを早期に開発することにより、より良いソリューションを提供する
- 高品質なサンプルウェーハを短期で作成、ハイレベルな知見を提供することで、当社全体の開発をサポートする

より高いレベルでの技術開発コラボレーションを社内外で促進



# プロセスインテグレーションセンター (PIC) の機能

## プロセス装置

### 洗浄

CELLESTA™ -i



### エッチング

Tactras™ Vigus™



Certas™



### リソグラフィー

CLEAN TRACK™  
LITHIUS Pro™ Z



## 解析用装置群

解析・計測装置  
(Particle, エリプソ, XRF, 重ね合わせ)

断面構造解析装置

(SEM, STEM, FIB, 等)

表面材質・形状測定装置

(TXRF, XPS, XRD, AFM, 他)

Triase+™ / EXIM™



TELINDY PLUS™

### 成膜

NT333™



プロセス装置、解析・計測装置を一箇所にまとめ開発対応のスピードアップ

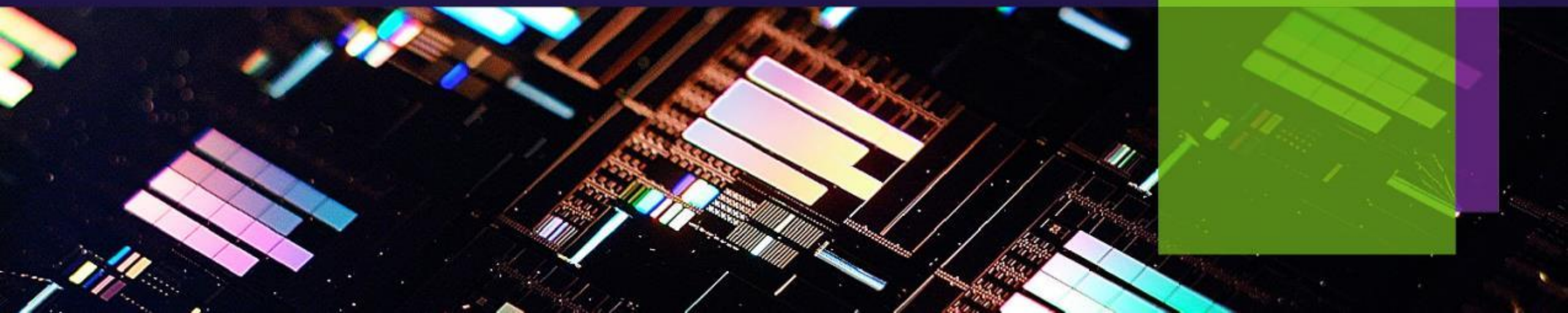
# サマリー

- デバイスの進化を把握し、装置の先行開発を如何に進めるかがこれからの鍵
- 昨年発表のパターニングソリューションプロジェクト（PSP）の成功により、今回プロジェクトの活動スコープを広げプロセスインテグレーションセンター（PIC）を設立
- PICを含むWorldwideでの開発力強化により、一層の競争力向上を実現する
- さらなる技術革新を顧客との密接な開発活動を通じて創造していく

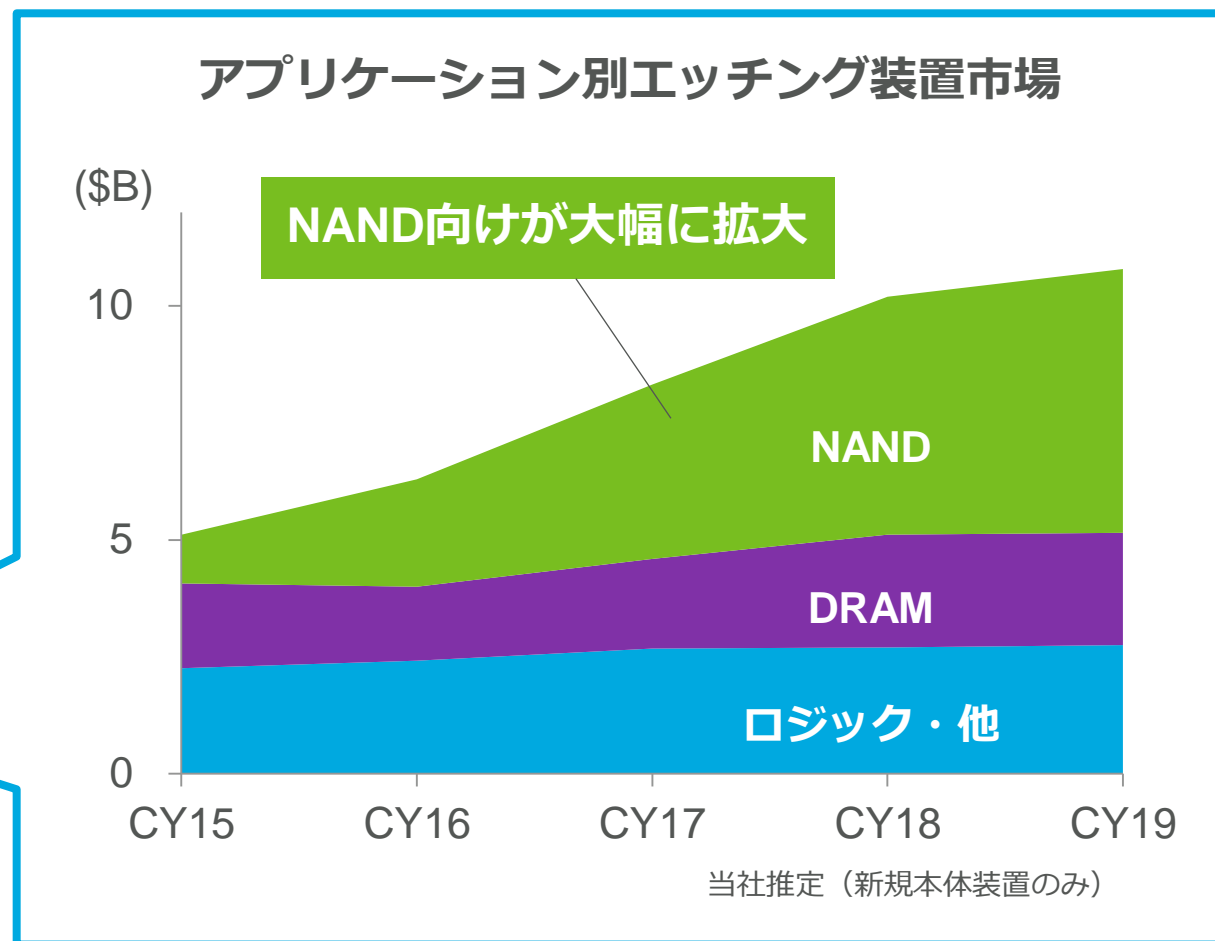
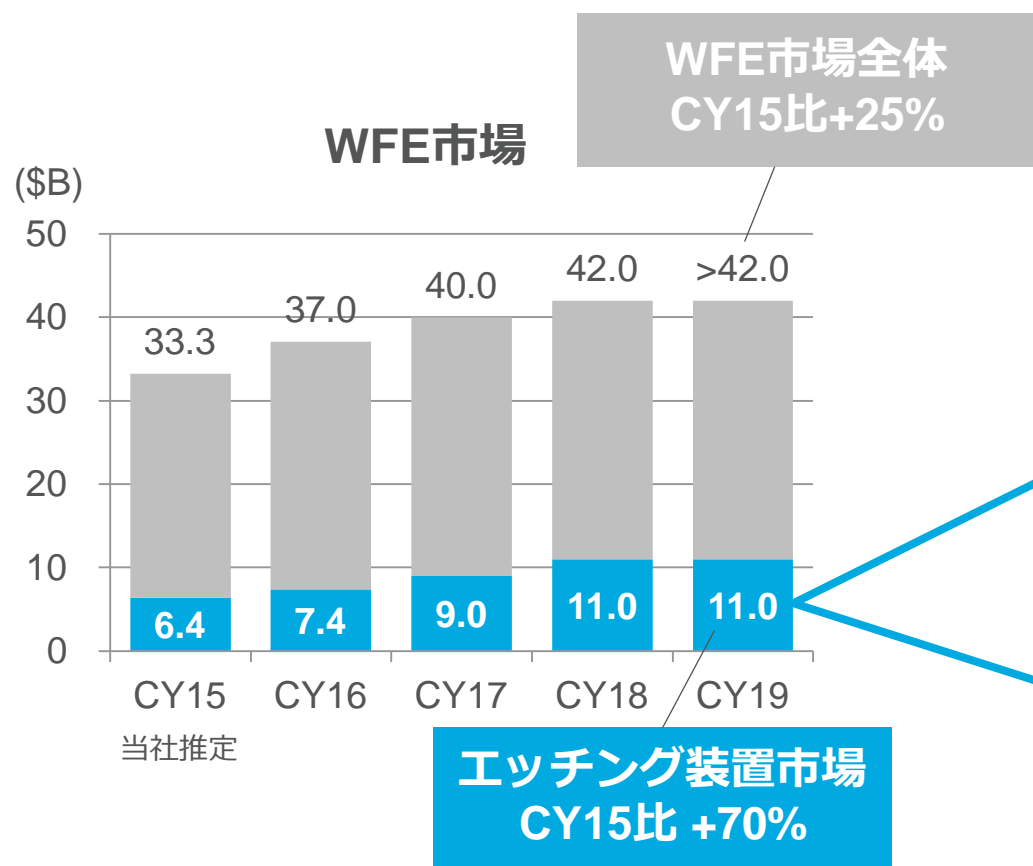


# エッチング装置 事業戦略

三田野 好伸  
執行役員 ES BUGM



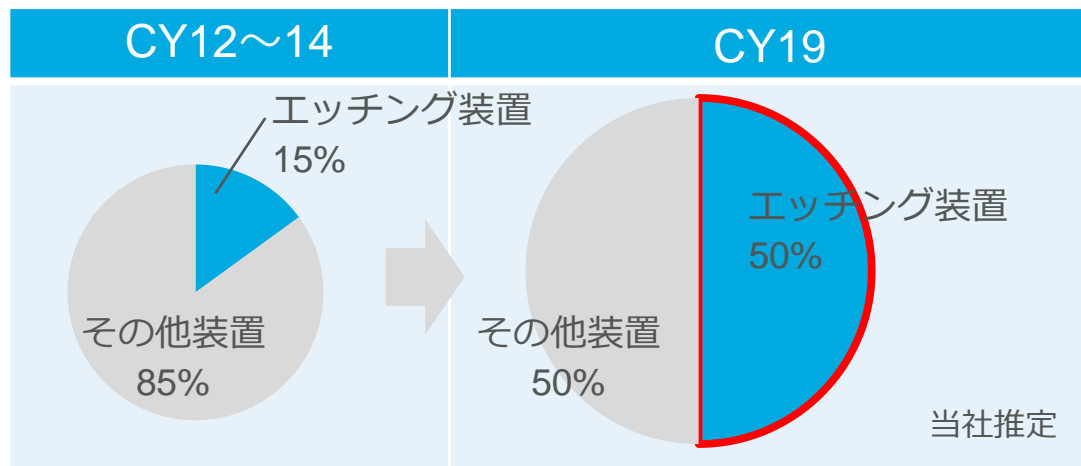
# エッチング装置の市場展望



**3D NANDが牽引、CY19のエッチング装置市場はCY15比で70%増加**

# 3D NANDの事業機会

## NANDのエッチング装置比率

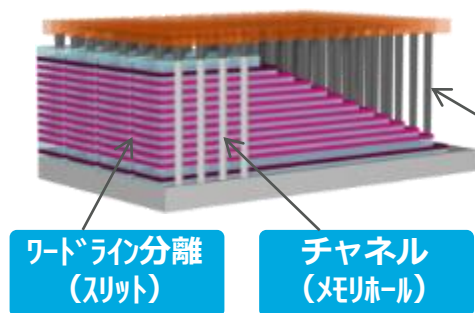


## 3D NAND HARC\* 工程が増加

(Greenfield, 当社推定)

10k/wspm**あたり投資額 (\$M)	6X	9X	12X
HARC工程 (多段コンタクトワードライン分離/チャネル)	30	40	50
その他のエッチング工程	80	80	80
エッチング工程全体	110	120	130

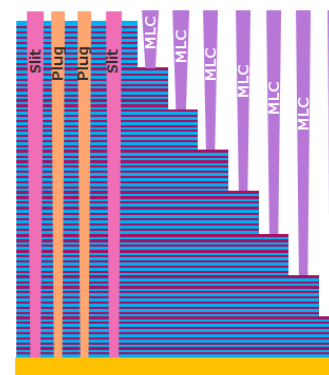
## 3D NAND HARC\* 工程



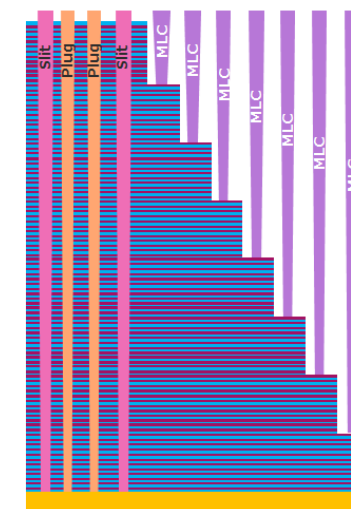
CY17	CY18	CY19
6X	6X/9X	9X

多段コンタクト

## 3D NAND 6X



9X



# 積層数増加によりHARC工程が継続して拡大

\* HARC (High aspect ratio contact) 工程：高度な加工技術を要する深穴形成工程

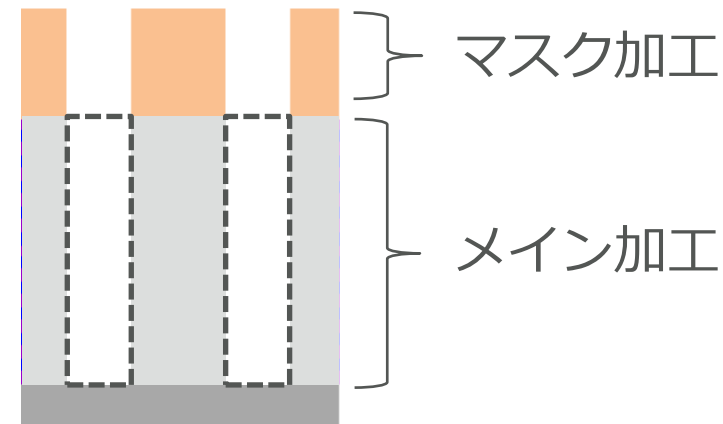
\*\* wspm: wafer starts per month、月間ウェーハ投入枚数

## 3D NANDにおける成果と取り組み

- 多段コンタクトにおいて100%のシェアを維持。今後は、マスク工程との工程一括化による生産性向上を実現し、一層の収益向上を図る
- ワードライン分離は9X層数世代で新たな顧客のPORを獲得。今後は、マスク工程との工程一括化により採用工程拡大を目指す
- チャンネルは新技術で工程獲得を実現していく

### 工程一括化による生産性向上

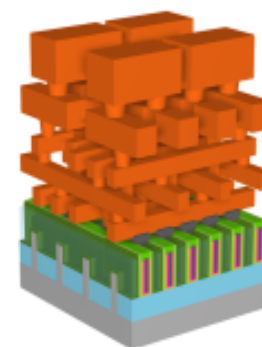
通常は異なる装置で加工する  
マスク/メイン工程を同じ装置  
で一度に加工する  
→ 生産性の向上



**圧倒的な加工形状と生産性向上により、採用工程拡大を実現する**

# ロジックにおける成果と取り組み

- 多層配線の絶縁膜工程で高シェアを維持
- 先端パターニングにおける採用工程拡大

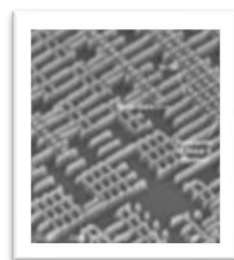


多層配線  
先端パターニング

## RLSA™プラズマソース

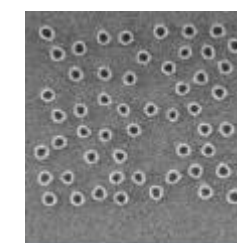
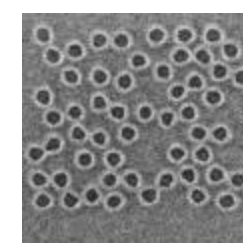
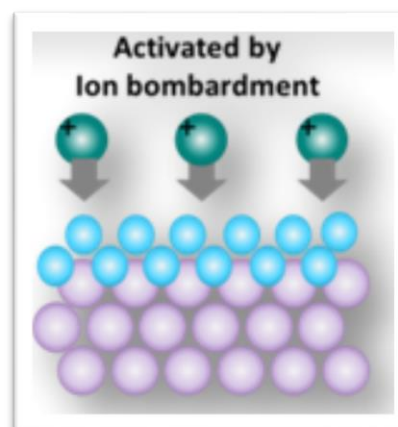


プラズマエッチング装置  
Tactras™ RLSA™



低電子温度プラズマ  
による高選択比実現

## ALEコンセプトプロセス

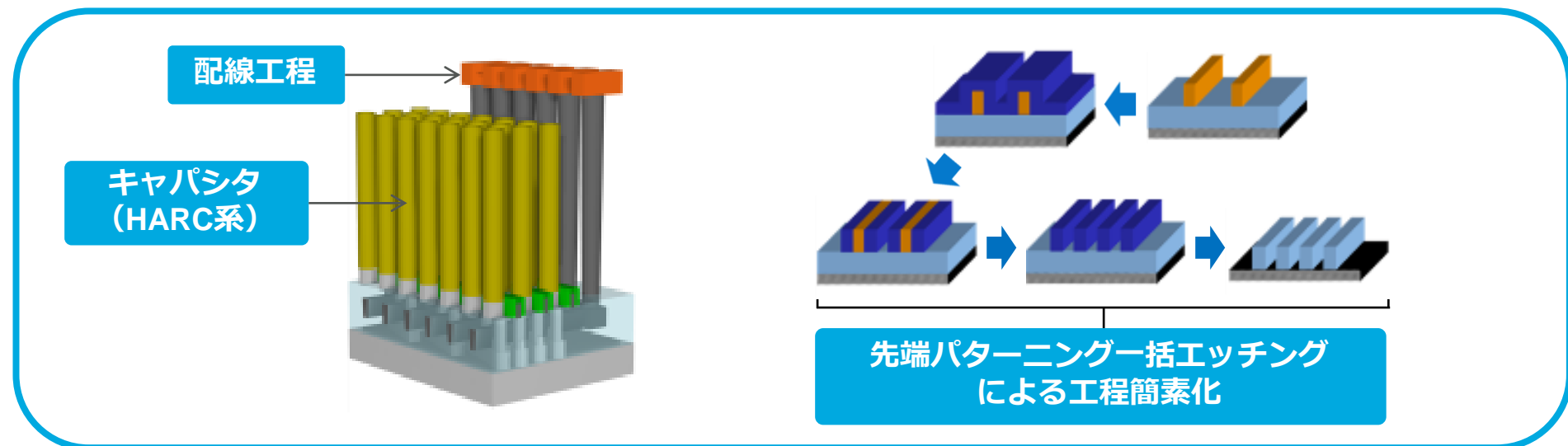


高レベルの寸法ばらつき制御が実現

## 7nm以細の先端パターニングで差別化、売上拡大を目指す

# DRAMにおける成果と取り組み

- 配線工程のダマシン化により、ロジックの知見を生かし工程獲得
- 1Y世代のキャパシタ工程（HARC系）ですべての顧客の開発POR獲得
- パターニング一括エッチングで顧客の生産コスト低減を実現  
戦略顧客での成果を横展開してシェア拡大中



DRAMのすべての注力工程において計画通り成果が実る



# 収益性向上の取り組み

- ハイエンドマーケットに注力した新製品投入
  - 積極的な開発設備投資を実施
- 製品の付加価値向上による顧客サポート費用の低減
- 物流の最適化
- 固定費率のさらなる低減



東京エレクトロン宮城 新開発棟・物流棟

**技術差別化と生産効率化により収益向上を予定**

# サマリー

- 3D NAND・パターンニングに牽引され、エッチング装置市場は大幅な拡大を見込む
- ロジック・メモリとともに、注力分野において採用工程拡大が進む
- 今後のさらなる市場拡大に向けて積極的な開発投資を実施
- 当社の強みを生かせるHARC・パターンニング・配線工程に注力  
CY19にシェア30%以上を実現し、収益性向上を目指す

市場シェア	CY14 (実績)	CY15 (実績)	CY16 (実績)	...	CY19 (目標)
エッチング装置	28%	21%	23%		>30%



# FPD事業戦略

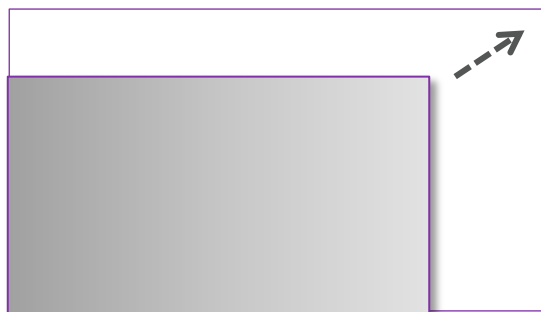
松浦 次彦  
執行役員 FPD BUGM



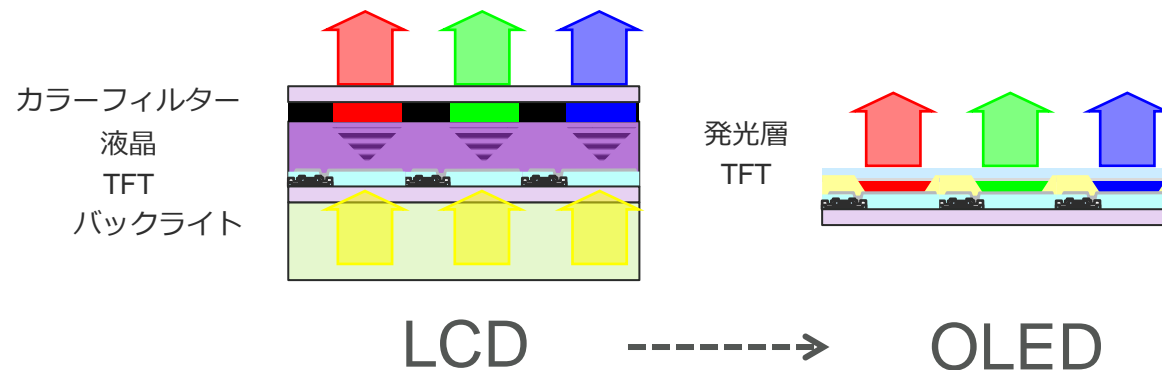
# ディスプレイトレンド

## 技術変化⇒事業機会の拡大

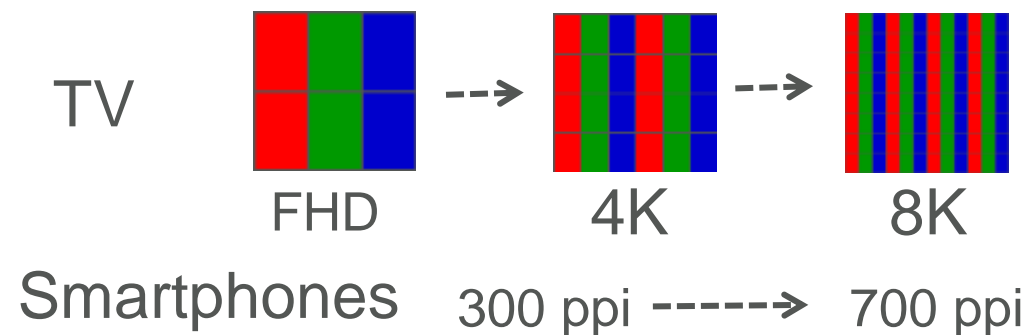
### サイズ拡大



### 有機EL



### 高解像度化



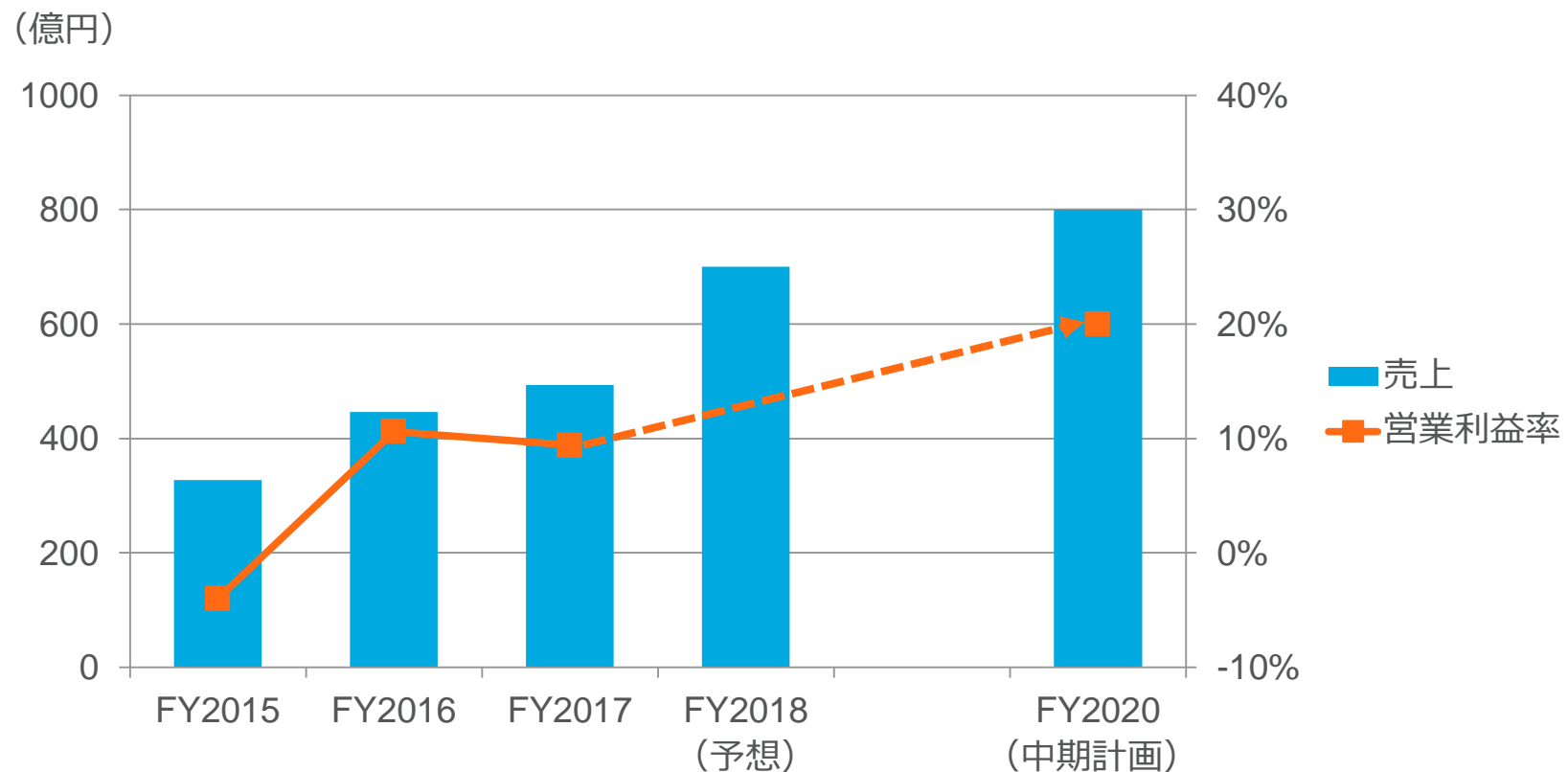
### デザイン性



Flexible, edge bent, free format

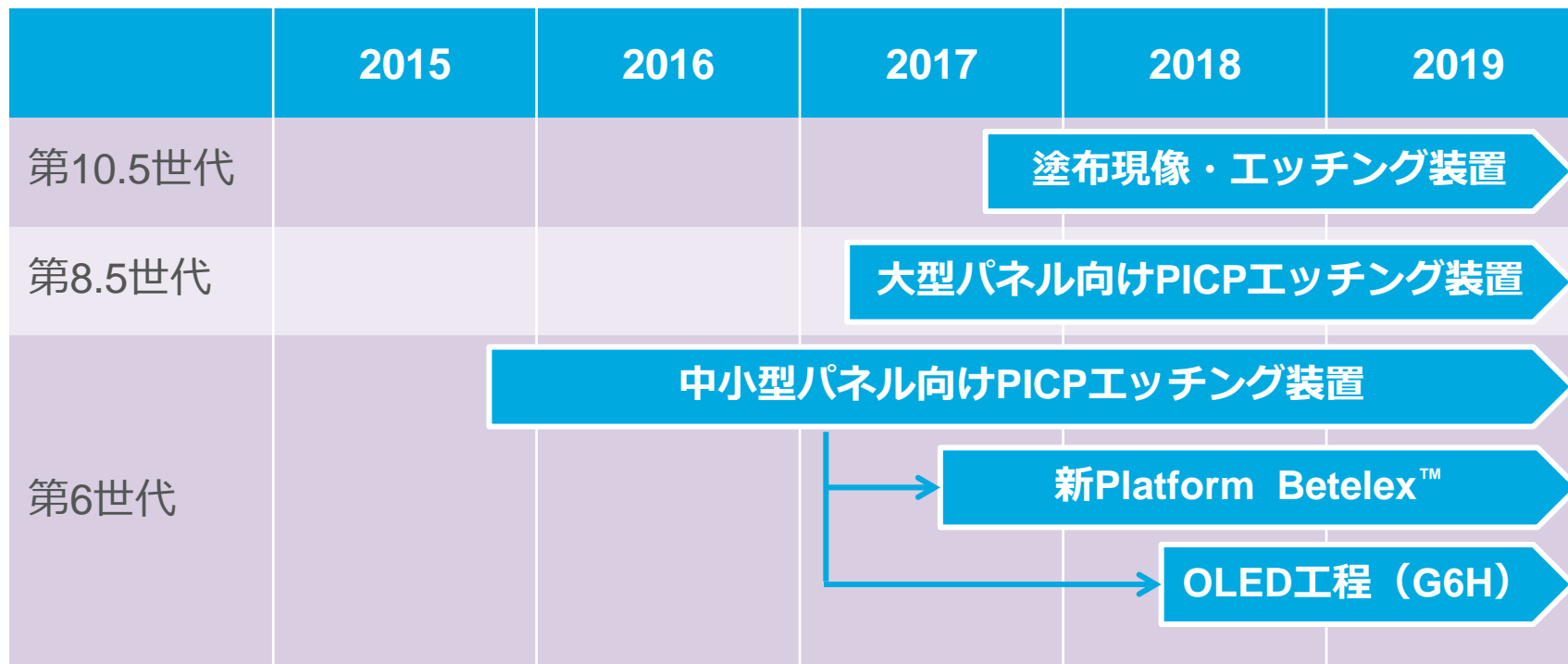
# FPD事業 中期計画

- 再成長する市場でシェアと収益性を向上
- 2020年3月期目標：売上800億円・営業利益率20%以上



# 中期計画進捗のハイライト

- 新製品PICP™\*エッチング装置の製品戦略が計画通り進捗
- 第10.5世代向け装置のビジネス拡大

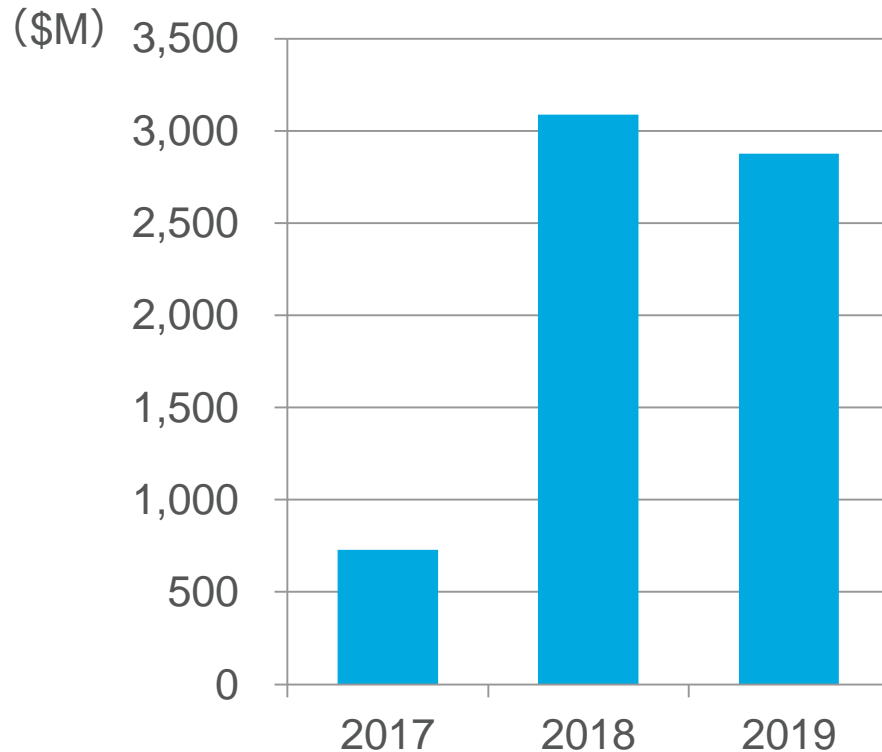


すべてのパネル世代向けで収益性が向上

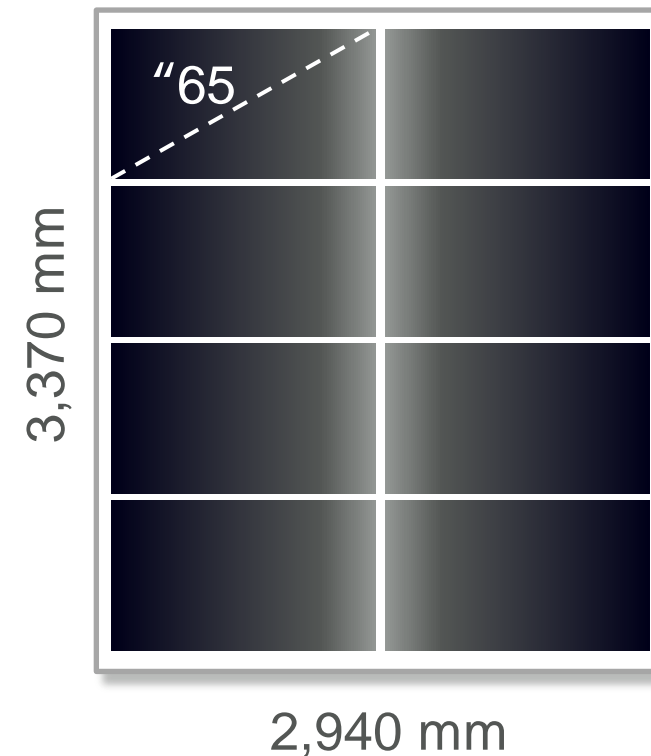
# 事業機会：第10.5世代装置市場

- 想定以上の投資、市場拡大
- 差別化技術（大面積プラズマ制御、エア浮上コータ）で高シェア維持

G10.5TFTアレイ工程装置市場



65インチ TVパネル 8面取りが可能



# 事業機会：酸化物半導体・低温ポリシリコン

- エッチング技術の高度化と工程数拡大



TFTアレイ	a-Si アモルファスシリコン	Metal oxide 酸化物半導体	LTPS 低温ポリシリコン
構造図			
アプリケーション	液晶 TV モニター	有機EL TV タブレット	スマートフォン (液晶、有機EL)
マスク数	5	6 ~ 8	9 ~ 13
ドライエッチング 工程	3 a-Si、SiNx	3 SiO、SiNx	~11 SiO、金属

さらに  
新たなニーズ

フレキシブル化  
+2 工程

OLED工程  
(G6 Half Size)  
+ 3~4工程



# 事業機会：有機EL TV市場の拡大

- 2018年以降の立ち上がりに向けてインクジェット描画装置を市場投入
- 既存の蒸着方式に比べ圧倒的な材料使用効率

## 有機EL TV 参入メーカー拡大

国内新規参入メーカー

東芝

REGZA X910シリーズ  
2017年3月発売

ソニー

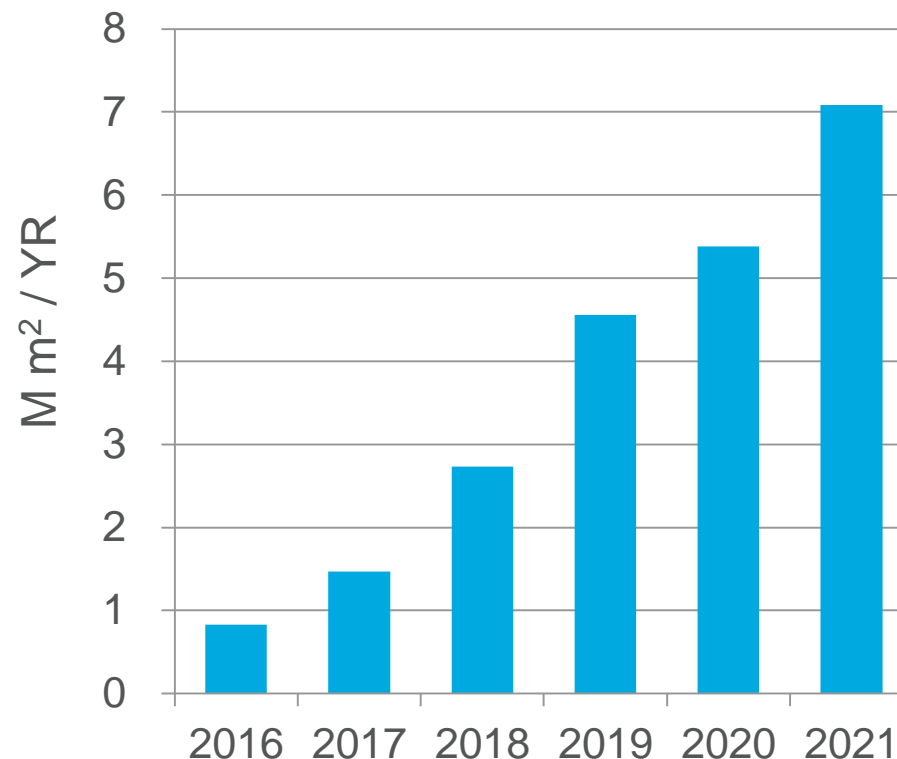
BRAVIA A1  
2017年6月発売予定

パナソニック

VIERA TH-65EZ1000/EZ950シリーズ  
2017年6月発売予定



## 有機EL TV 面積需要

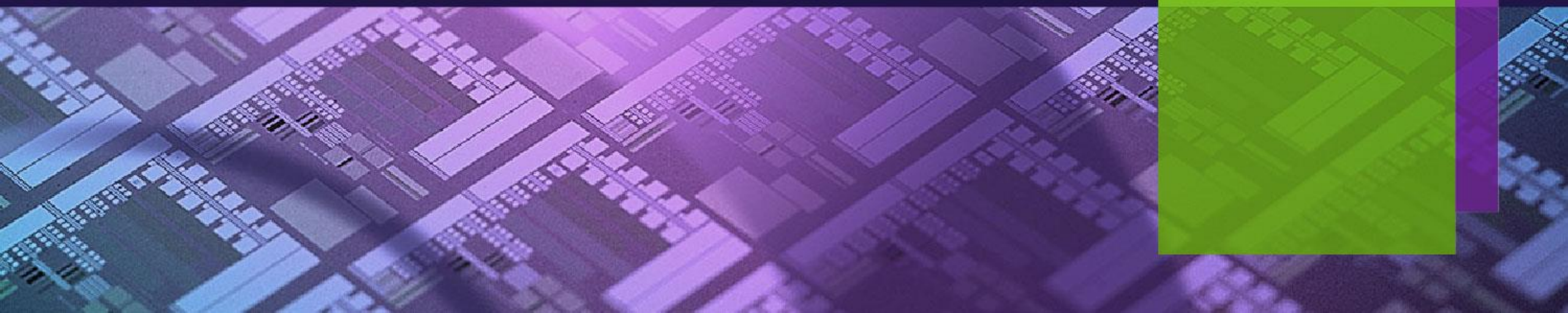


# サマリー

- 再成長する市場でシェアと収益性を向上  
想定以上の進捗  
2020年3月期目標：売上800億円・営業利益率20%以上
- 最先端の製造プロセスにおいて技術的な優位性を持つ分野に注力
  - 高性能PICPエッチング装置
  - 第10.5世代基板対応 エッチング装置、コータ/デベロッパ
  - 有機EL TV向けインクジェット描画装置

# 財務モデル

堀 哲朗  
代表取締役 専務執行役員



# 財務モデルのコンセプト

- 半導体の市場規模が一段上がり、財務モデルを変更
- 財務モデルのWFE\*市場規模を変更
  - 2015年発表の財務モデルは、経済状況に応じた市場環境の上限と下限にて提示（WFE \$37B～\$30B）（ウェーハレベルパッケージング用の装置を含まない）
  - 今回の財務モデルは、2020年3月期の予想レンジで提示  
WFE市場は、\$42Bから\$45Bに到達すると予測 （ウェーハレベルパッケージング用の装置を含む）

\* WFE（Wafer Fab Equipment）：半導体製造工程には、ウェーハ状態で回路形成・検査をする前工程と、チップごとに切断・組立・検査をする後工程があります。  
半導体前工程装置（WFE）は、この前工程で使用される製造装置です。

# 財務モデル（2020年3月期までに達成）

(億円)

	2017年3月期 (実績)	2018年3月期 (予想)	2020年3月期 (中期計画)	
	WFE \$37B	WFE \$40B	WFE \$42B	WFE \$45B
売上高	7,997	9,800	10,500	12,000
SPE	7,498	9,100	9,700	11,200
FPD	493	700	800	800
売上総利益	3,222	4,120	4,520	5,220
下段：売上総利益率	40.3%	42.0%	43.0%	43.5%
販管費	1,665	1,960	2,000	2,100
下段：売上高販管費比率	20.8%	20.0%	19.0%	17.5%
営業利益	1,556	2,160	2,520	3,120
下段：営業利益率	19.5%	22.0%	24.0%	26.0%
親会社株主に帰属する 当期純利益	1,152	1,630	1,800	2,200

# SPE売上 (WFE \$45Bケース)

➤ 引き続き市場成長を上回る売上増加を計画

(億円)

	2017年3月期 (実績)	2018年3月期 (予想)	2020年3月期 (中期計画)	成長率 (FY17-FY20)
	WFE \$37B	WFE \$40B	WFE \$45B	WFE +22%
売上高	7,498	9,100	11,200	+49%
新規装置販売	5,503	6,600	8,100	+47%
フィールドソリューション	1,994	2,500	3,100	+55%

- 技術の差別化を行い、PORを獲得し続ける
- フィールドソリューション分野のさらなる需要拡大に対応

# FPD売上

## ➤ 差別化技術と高シェア製品で売上拡大を計画

(億円)

	2017年3月期 (実績)	2018年3月期 (予想)	2020年3月期 (中期計画)	成長率 (FY17-FY20)
売上高	493	700	800	+62%
新規装置販売	405	600	700	+73%
フィールドソリューション	88	100	100	+13%

- 高度な技術が要求される有機ELパネル向けは、最先端のPICP™\*技術で差別化
- 高いシェアのG10.5向けで、売上を一層拡大
- 有機EL TV向けインクジェット描画装置の開発を継続

\* PICP: パネル基板上に極めて均一な高密度プラズマを生成するプラズマソース

# 売上総利益（WFE \$45Bケース）

## ➤ 売上総利益率を3.2pts向上

(億円)

	2017年3月期 (実績)	2018年3月期 (予想)	2020年3月期 (中期計画)	増加率 (FY17-FY20)
売上総利益	3,222	4,120	5,220	+62%
下段：売上総利益率	40.3%	42.0%	43.5%	+3.2pts

- SPE主力製品の限界利益率を向上
  - 拡大する市場へむけて、新製品をタイムリーに投入
  - 品質改善により、製品原価率を引き下げる
- FPD製造装置の限界利益率を向上



# 販管費（WFE \$45Bケース）

## ➤ 売上高販管費比率を3.3pts改善

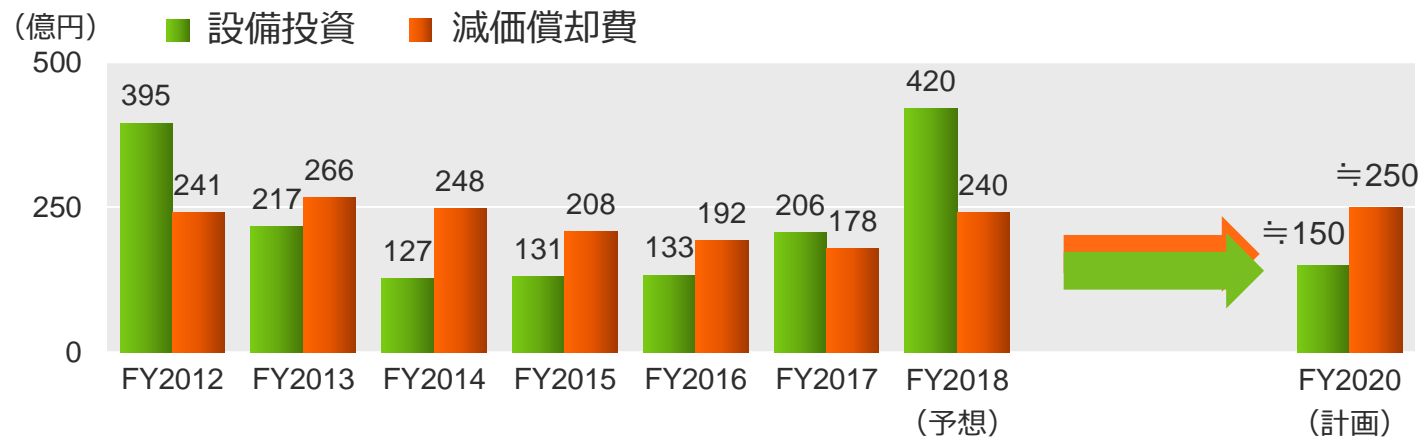
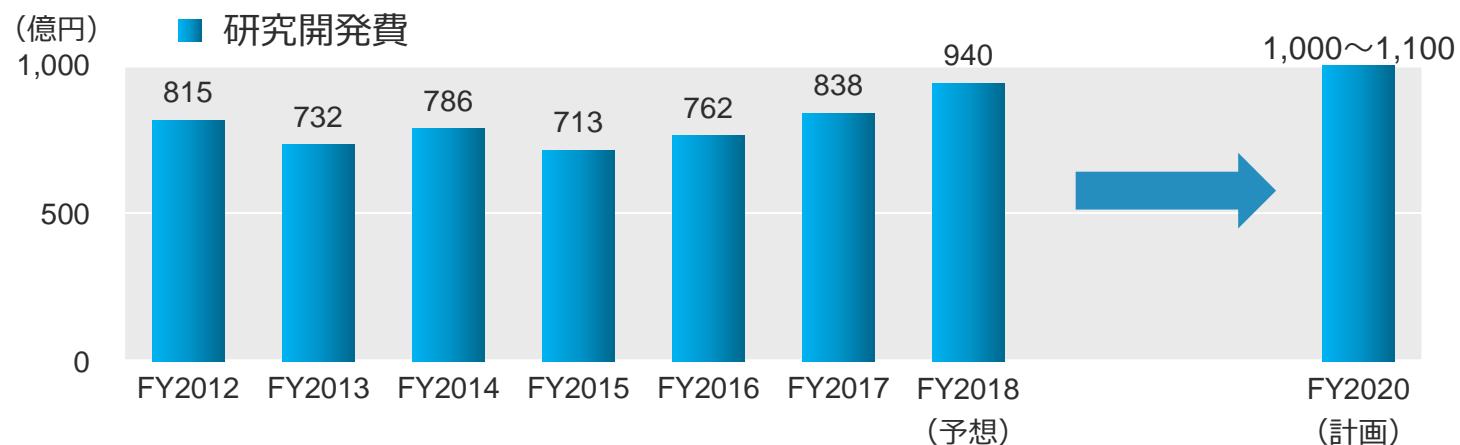
(億円)

	2017年3月期 (実績)	2018年3月期 (予想)	2020年3月期 (中期計画)	増加率 (FY17-FY20)
販管費	1,665	1,960	2,100	+26%
下段：売上高販管費比率	20.8%	20.0%	17.5%	-3.3pts

- 開発部門統合によるコスト削減
  - 東京エレクトロン テクノロジーソリューションズの設立
  - コータ/デベロッパと洗浄装置のビジネスユニット統合の成果が顕在化
- 業務の生産性を向上させ、固定費をコントロール
  - サービス部門の業務効率を改善
  - 現事業の利益率とのバランスの中で開発費の適正化を図る

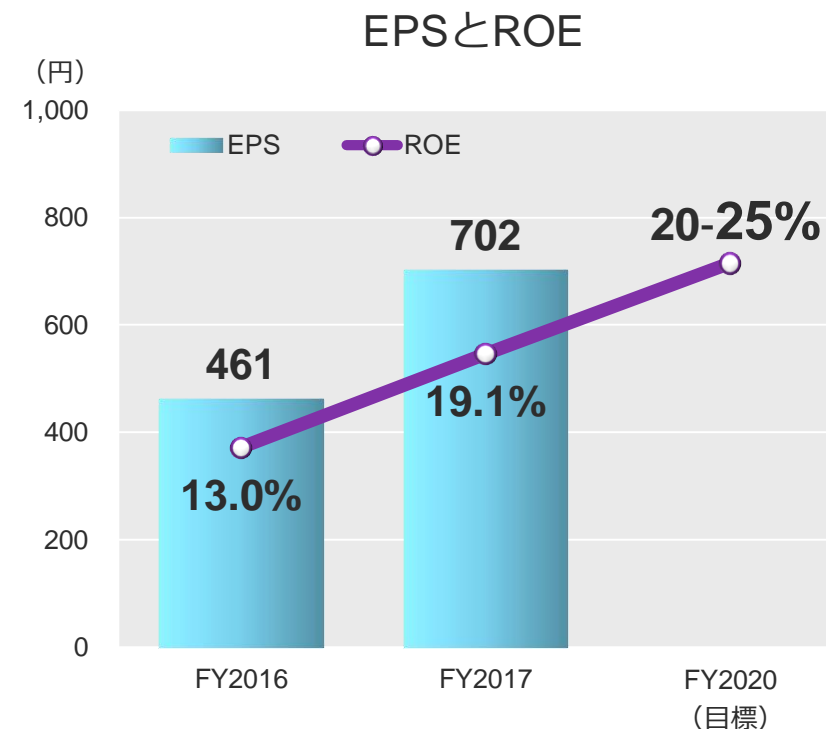
# 研究開発費および設備投資計画

- 成長に必要な開発は、利益を維持しながら効率を高めて実施
- 設備投資は、開発・生産用とあわせ年間150億円規模に抑える



# 資産・資本効率（売上12,000億円モデル）

- 売上債権回転日数
  - 現状 60日前後 → 適正
- 在庫回転日数
  - 現状 108日 → 目標 95日
- ROE
  - 現状 19% → 目標 20~25%



ROE = 親会社株主に帰属する当期純利益 ÷ 期首・期末平均自己資本 x 100

## 目標とする経営指標（2020年3月期までに達成）

グローバル水準の利益率を保ちつつ、  
次世代製品開発を継続させ、持続的成長を目指します

WFE  
市場規模

\$42B

\$45B

売上

10,500億円

12,000億円

営業利益率

24%

26%

ROE (自己資本利益率)

20~25%

WFE (Wafer fab equipment) : 半導体製造工程には、ウェーハ状態で回路形成・検査をする前工程と、チップごとに切断・組立・検査をする後工程があります。  
半導体前工程装置 (WFE) は、この前工程で使用される製造装置です。また半導体前工程装置は、ウェーハレベルパッケージング用の装置を含んでいます。

# 資本政策と株主還元

## ■ 資本効率についての考え方

- 当社の参画する事業環境を踏まえ必要な手元流動性を確保しながら、利益の最大化を図り、株主資本の効率を求め総資産回転率を高めることで、ROEの向上を図る

## ■ 株主還元についての考え方

- 事業ボラティリティが高いため、配当政策については業績連動型を基本とする
- 強固な財務基盤を活かし、一株当たり配当金の下限を定め、より安定的に株主に報いる

**連結配当性向： 50%**

**但し、一株当たり年間配当金150円を下回らない**

2期連続して当期利益を生まなかった場合は、配当金の見直しを検討する

---

**自己株式の取得： 機動的に実施を検討**

# サマリー

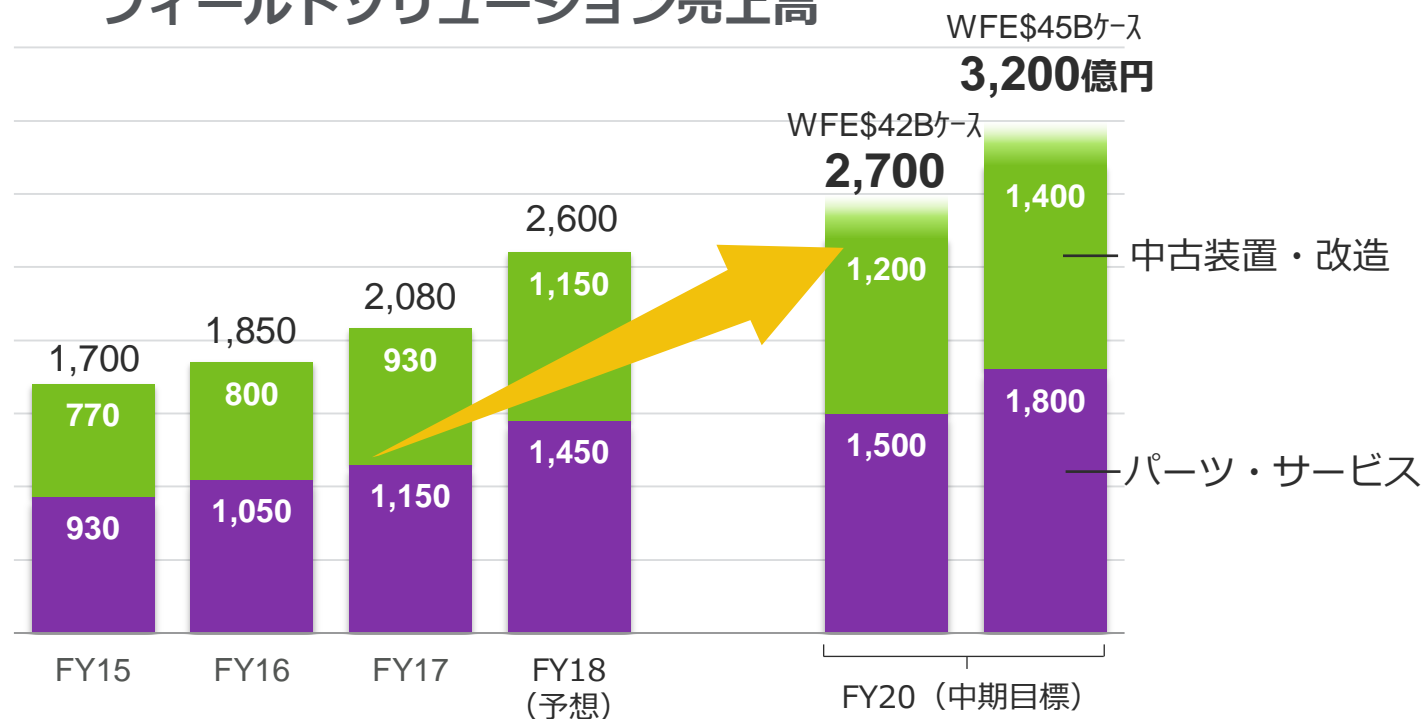
- FY2020の財務モデル達成に向け、着実に進捗
- 製品競争力のさらなる強化で、市場成長以上の売上を目指す
- 開発の効率性、業務の生産性を向上させ、収益性をさらに強化

**グローバル水準の収益性を追求し  
持続的な企業価値の向上を目指します**

# 補足資料

# フィールドソリューション（FS）事業 中期計画

フィールドソリューション売上高



## FS事業戦略

- IoTにドライブされる新たな顧客ニーズに対応
  - 新しいアプリケーションに対応した改造・再製作装置の提供
- 顧客の生産性向上に寄与
  - リモート接続による高付加価値サービスの提供

(納入済み装置62,000台)

**装置メーカーの強みを生かしたビジネスモデルにより  
中古装置/改造およびパーツ/サービスの両セグメントで収益向上**



# SPE事業戦略：成膜装置

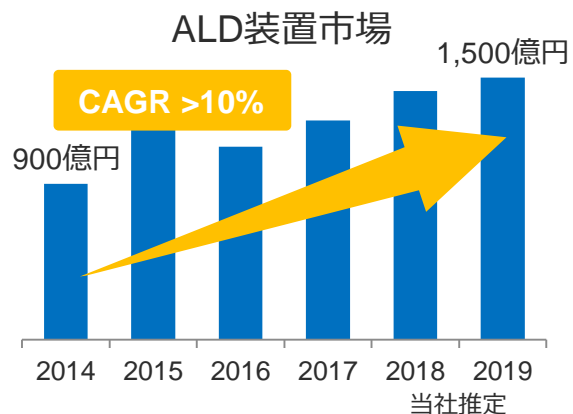
## さらなる微細化や次世代半導体に対応した新技術で収益拡大を図る

### ALD装置

- セミバッチ装置で、微細化・3D化で求められる高品質膜の形成と高生産性を実現



セミバッチALD装置  
NT333™



### CVD装置

- メモリ向けに圧倒的な生産性を有するバッチ装置で差別化
- 微細化対応した高品質メタル成膜を実現



バッチ装置  
TELINDY PLUS™



メタル成膜装置  
Triase+™

市場シェア	CY14 (実績)	CY15 (実績)	CY16 (実績)	...	CY19 (目標)
成膜装置	38%	38%	37%		>47%

出所: Gartner, "Market Share: Semiconductor Wafer Fab Equipment, Worldwide, 2016", 30 March 2017, 表はガートナーリサーチに基づき、東京エレクトロンが作成。  
成膜装置: Tube CVD + Atomic layer deposition tools + Oxidation/diffusion furnaces + Nontube LPCVD

## 製品区分変更に伴うシェア実績の調整（エッチング・洗浄装置）

- CY2016から、ドライ洗浄装置をエッチング装置に区分変更したことに伴い、エッチング装置および洗浄装置のCY2014、CY2015、CY2016のシェア実績を調整しました

調整前

市場シェア	CY2014	CY2015	CY2016
エッチング装置	26%	19%	21%
洗浄装置 (ドライ洗浄装置含む)	24%	23%	25%

調整後

市場シェア	CY2014	CY2015	CY2016
エッチング装置 (ドライ洗浄装置含む)	28%	21%	23%
洗浄装置	19%	18%	20%

- 将来見通しについて

本資料に記述されている当社の業績予想、将来予測などは、当社が作成時点で入手可能な情報に基づいて判断したものであり、経済情勢、半導体/FPD市況、販売競争の激化、急速な技術革新への当社の対応力、安全・品質管理、知的財産権に関するリスクなど、様々な外部要因・内部要因の変化により、実際の業績、成果はこれら見通しと大きく異なる結果となる可能性があります。

- 数字の処理について

記載された金額は単位未満を切り捨て処理、比率は1円単位の金額で計算した結果を四捨五入処理しているため、内訳の計が合計と一致しない場合があります。

- 為替リスクについて

当社の主力製品である半導体製造装置及びFPD製造装置の輸出売上は、原則円建てで行われます。一部にドル建ての決済もありますが、受注時に個別に先物為替予約を付し、為替変動リスクをヘッジしています。従って、収益への為替レート変動による影響は極めて軽微です。

- IHS Markitのデータについて（63、65ページ）

The IHS Markit reports and information referenced herein (the "IHS Markit Materials") are the copyrighted property of IHS Markit Ltd. ("IHS Markit") and represent data, research, opinions or viewpoints published by IHS Markit, and are not representations of fact. The IHS Markit Materials speak as of the original publication date thereof (and not as of the date of this offering document). The information and opinions expressed in the IHS Markit Materials are subject to change without notice and IHS Markit has no duty or responsibility to update the IHS Markit Materials. Moreover, while the IHS Markit Materials reproduced herein are from sources considered reliable, the accuracy and completeness thereof are not warranted, nor are the opinions and analyses which are based upon it. To the extent permitted by law, IHS Markit shall not be liable for any errors or omissions or any loss, damage or expense incurred by reliance on the IHS Markit Materials or any statement contained herein, or resulting from any omission. No portion of the IHS Markit Materials may be reproduced, reused, or otherwise distributed in any form without the prior written consent of IHS Markit. Content reproduced or redistributed with IHS Markit's permission must display IHS Markit's legal notices and attributions of authorship. IHS Markit and the IHS Markit globe design are trademarks of IHS Markit. Other trademarks appearing in the IHS Markit Materials are the property of IHS Markit or their respective owners.

- Gartnerのデータについて（81ページ）

本プレゼンテーションにおいてガートナーに帰属するすべての記述は、ガートナーの顧客向けに発行された配信購読サービスの一部として発行されたデータ、リサーチ・オピニオン、または見解に関する東京エレクトロンによる解釈であり、ガートナーによる本プレゼンテーションのレビューは行われておりません。ガートナーの発行物は、その発行時点における見解であり、本プレゼンテーション発行時点のものではありません。ガートナーの発行物で述べられた意見は、事実を表現したのではなく、事前の予告なしに変更されることがあります。

**TEL**™

**TOKYO ELECTRON**