



東京エレクトロン IR Day

2021年1月20日



将来予想等に関する記述

- 将来見通しについて

本資料に記述されている当社の事業計画、将来予測などは、当社が作成時点で入手可能な情報に基づいて判断したものであり、経済情勢、半導体/FPD市況、販売競争の激化、急速な技術革新への当社の対応力、安全・品質管理、知的財産権に関するリスク、新型コロナウイルスの影響など、さまざまな外部要因・内部要因の変化により、実際の業績、成果はこれら見通しと大きく異なる結果となる可能性があります。

- 数字の処理について

記載された金額は単位未満を切り捨て処理、比率は1円単位の金額で計算した結果を四捨五入処理しているため、内訳の計が合計と一致しない場合があります。

- 為替リスクについて

当社の主力製品である半導体製造装置およびFPD製造装置の輸出売上は、原則円建てでおこなわれます。一部にドル建ての決済もありますが、受注時に個別に先物為替予約を付し、為替変動リスクをヘッジしています。したがって、収益への為替レート変動による影響は極めて軽微です。

FPD：フラットパネルディスプレイ

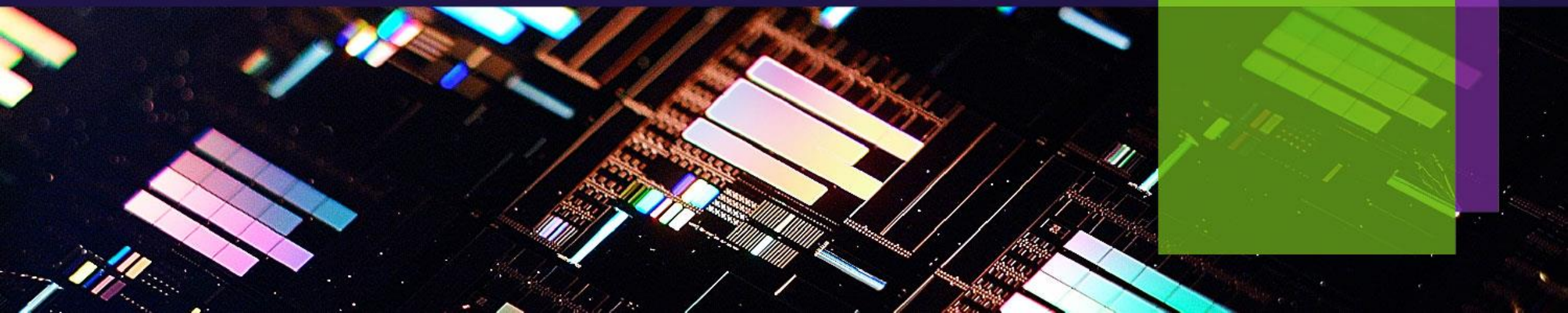
プログラム

- | | |
|--|---------------|
| 1. ご挨拶 | 15:30 - 15:35 |
| 2. プレゼンテーション | 15:35 - 16:35 |
| <ul style="list-style-type: none">- 中長期的な企業価値向上を目指して- 最先端デバイスの洗浄プロセスにおける超臨界乾燥技術- エッチング装置向け新プラットフォーム- 最新の枚葉成膜プロセスと将来に向けた開発- デジタルトランスフォーメーション（DX）の取り組み | |
| 3. 質疑応答 | 16:35 - 17:15 |

中長期的な企業価値向上を目指して

2021年1月20日

河合 利樹
代表取締役社長・CEO



はじめに

**世界に蔓延したCOVID-19,
各地で起きた自然災害**

**被害にあわれた方々と関係者の皆さまに
心からお見舞い申し上げます**

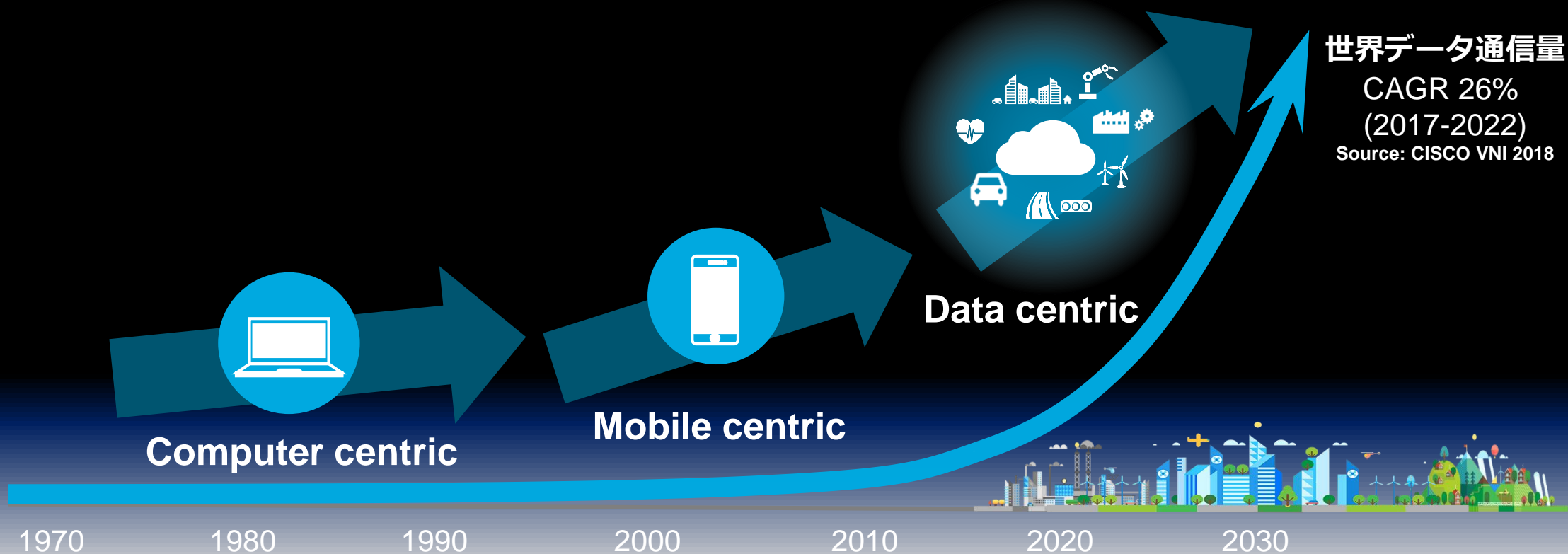
着実に前進した1年

当社のビジネスは着実に前進
当社の原動力をグローバルに再確認
TEL Valuesを従業員と共有・大切に



誇り・チャレンジ・オーナーシップ・
チームワーク・自覚

ビッグデータ時代の到来



データ・セントリックで一段上の成長フェーズ
モノからコトへ未来に向けたBig Yearsの到来

コロナ禍でおきる社会変革

テレワーク
オンライン教育
オンライン診療
動画配信サービス
オンラインゲーム
AI活用による創薬

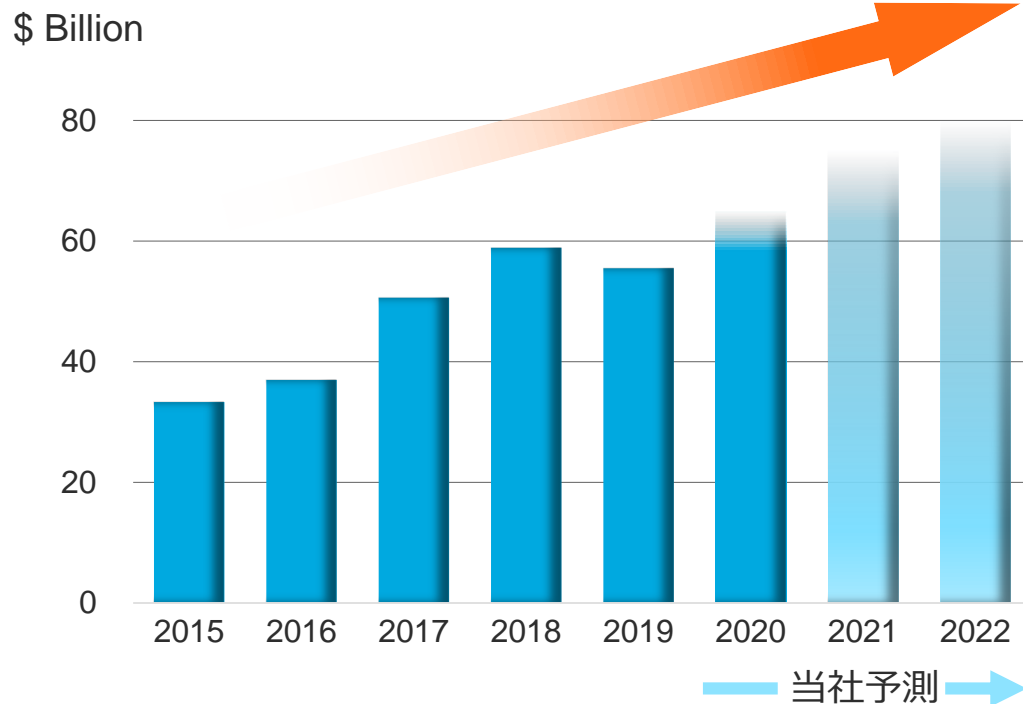
IoT AR/VR/MR AI
5G/6G CLOUD



データ社会への 移行が加速

世界はICT（情報通信技術）を強力に実装し、
強くしなやかな社会を構築していく

WFE*市場



2021年:
ハイパースケールデータセンター、
5Gスマートフォン向けを中心に
最先端半導体の投資が牽引

Memory: 在庫解消により投資回復
Logic/Foundry: 安定的かつ高水準の投資継続

**昨年、過去最高のWFE
2021年以降も Big Years が続く**

Big Yearsに向けた新たな価値創出の取り組み

東京エレクトロン テクノロジーソリューションズ（TTS） 新生産棟が稼動開始

岩手 2020年7月



山梨 2020年8月



将来の需要増にいち早く備え、生産体制を拡充

Big Yearsに向けた新たな価値創出の取り組み

札幌 TEL デジタル
デザインスクエア
2020年11月 開設



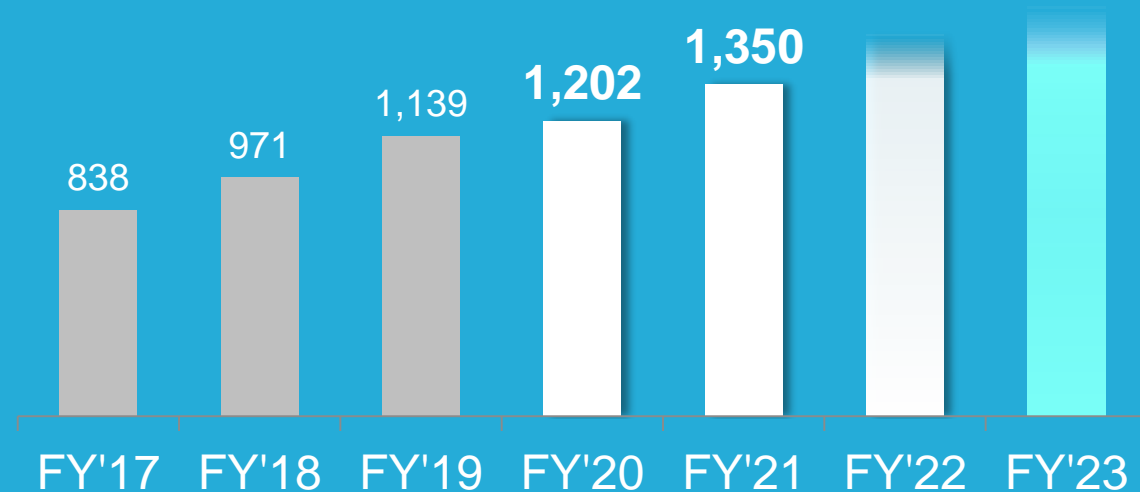
宮城技術革新センター
2021年9月 竣工予定



多様化する究極の微細化技術ニーズに対応

Big Yearsに向けた新たな価値創出の取り組み

FY'20から3年間で4,000億円の研究開発投資

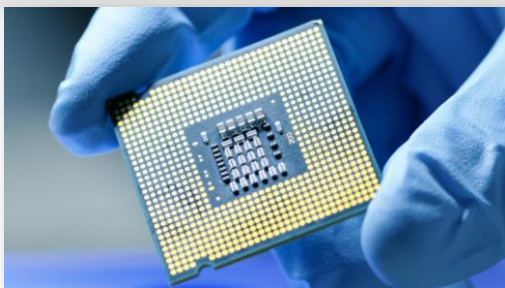


中期計画の達成と未来に向けた成長ポテンシャルを
最大限取り込むため、積極的な開発投資を継続

地球環境への取り組み

当社事業活動による
貢献

半導体の
低消費電力化



当社製品における
取り組み

省エネ、高稼働率、
高歩留まり装置



私たちの技術でICTの発展と環境負荷低減の両立に貢献

2030年に向けた中期環境目標

CO₂排出量 削減目標

製品



30% 削減

ウェーハ1枚当たり (2018年比)

注記：当社のバリューチェーンにおけるCO₂排出量は、出荷済み装置の使用時が全体の約87%を占める

事業所



70% 削減

総排出量 (2018年比)

各事業所のエネルギー使用量を
毎年1%削減
(原単位、年次目標、前年度比)

再生可能エネルギーの
使用比率を100%に

長期目標 (2050年)

東京エレクトロンは環境マネジメントのリーディングカンパニーとして、地球環境の保全に取り組みます。事業所や製品の環境負荷低減を積極的に推進するとともに、エレクトロニクス製品の低消費電力化に寄与する革新的な製造技術を提供することで、夢のある社会の発展に貢献します。

環境課題に積極的に取り組み、サステナブルな社会の発展に貢献する

半導体・FPD製造装置メーカーとして

基本理念

最先端の技術と確かなサービスで、
夢のある社会の発展に貢献します



最先端デバイスの洗浄プロセスにおける超臨界乾燥技術

2021年1月20日

秋山 啓一
執行役員、CTSPS BUGM



超臨界乾燥技術を導入した新製品のリリース

枚葉洗浄装置CELLESTA™ SCD 販売開始のお知らせ

東京エレクトロン (TEL、東京都港区、社長：河合利樹) は、枚葉洗浄装置CELLESTA™ SCDの販売を2021年1月より開始することをお知らせいたします。

枚葉洗浄装置のCELLESTAシリーズは、半導体製造プロセスの洗浄工程に幅広く採用いただいております。このたびリリースするCELLESTA SCDは、量産実績のあるCELLESTAのプラットフォームに超臨界乾燥専用チャンバーを搭載した装置です。

洗浄工程における乾燥プロセスでは、従来から表面張力の低いアルコールを用いた乾燥技術が採用されていますが、さらなる微細化、多層化が進む最先端半導体デバイスでは、乾燥プロセスにおけるパターンの倒壊が大きな課題の一つとされてきました。このような技術ニーズに応えるため、このたび、表面張力がゼロになり、パターン倒壊を起こさない超臨界流体を用いた乾燥技術を開発し、量産向け装置として販売開始いたします。

TELは、飛躍的に向上した洗浄および乾燥技術を搭載したCELLESTA SCDを枚葉洗浄装置のラインアップに加えることにより、半導体製造プロセスにおける高度な技術ニーズに応え、半導体業界のさらなる発展に貢献いたします。

東京エレクトロン 執行役員兼CTSPS BUGM 秋山 啓一は、「CELLESTA SCDは最先端デバイスにおける洗浄後の乾燥プロセスにおける課題に対し、革新的な技術ソリューションを提供します。今後も革新的な技術開発力を生かした高付加価値製品で、最先端デバイスの技術課題に対する最適なソリューションを提案してまいります。」と述べています。

TELは、バーチャル展示会SEMICON Japan 2020 Virtualにおいて、CELLESTA SCDをご紹介します。

ぜひTELのバーチャルブースにお越しください。

期間：2020年12月11日～2021年1月15日

CELLESTAは、東京エレクトロングループの日本およびその他の国における登録商標または商標です。

https://www.tel.co.jp/news/topics/2020/20201208_001.html

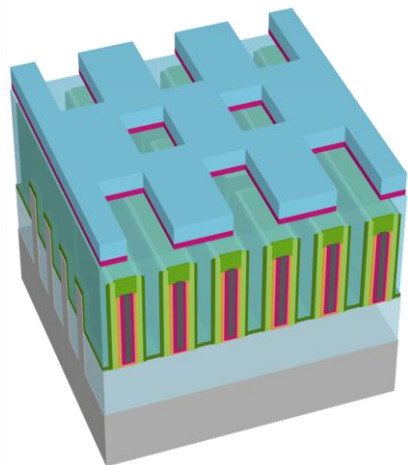


CELLESTA™ SCD

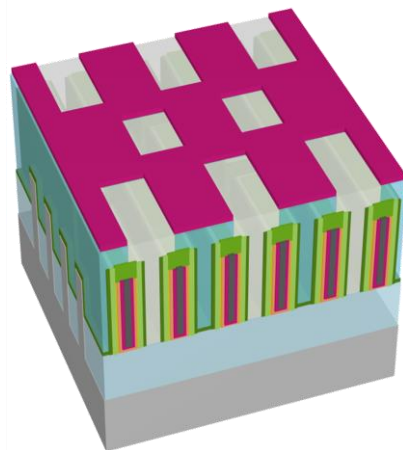
SCD: Supercritical dry (超臨界乾燥)

半導体製造における洗浄工程

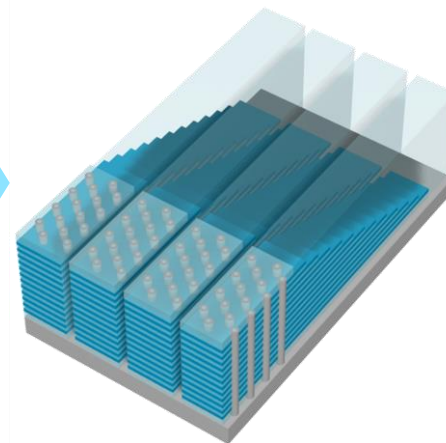
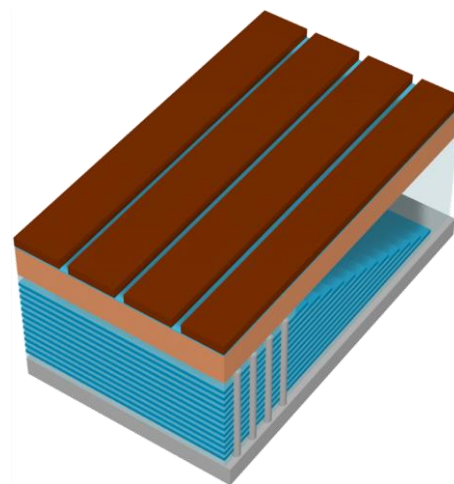
エッチング後の洗浄 : エッチング工程の例



コンタクトエッチング



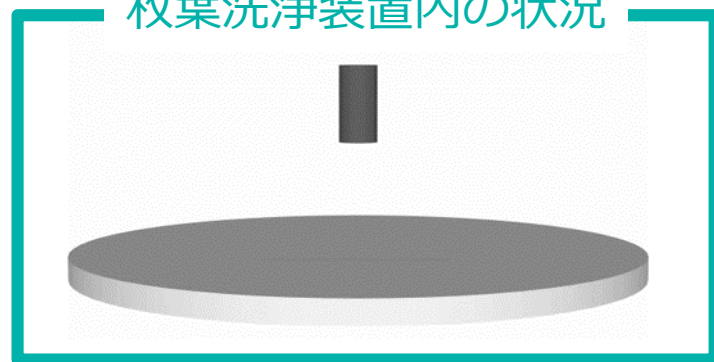
スリットエッチング



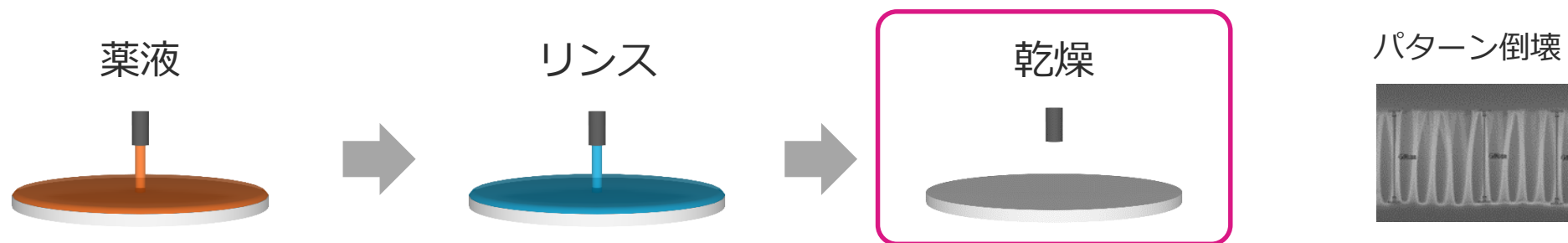
一般的な洗浄工程

- 薬液での洗浄
- リンス
- 乾燥

枚葉洗浄装置内の状況

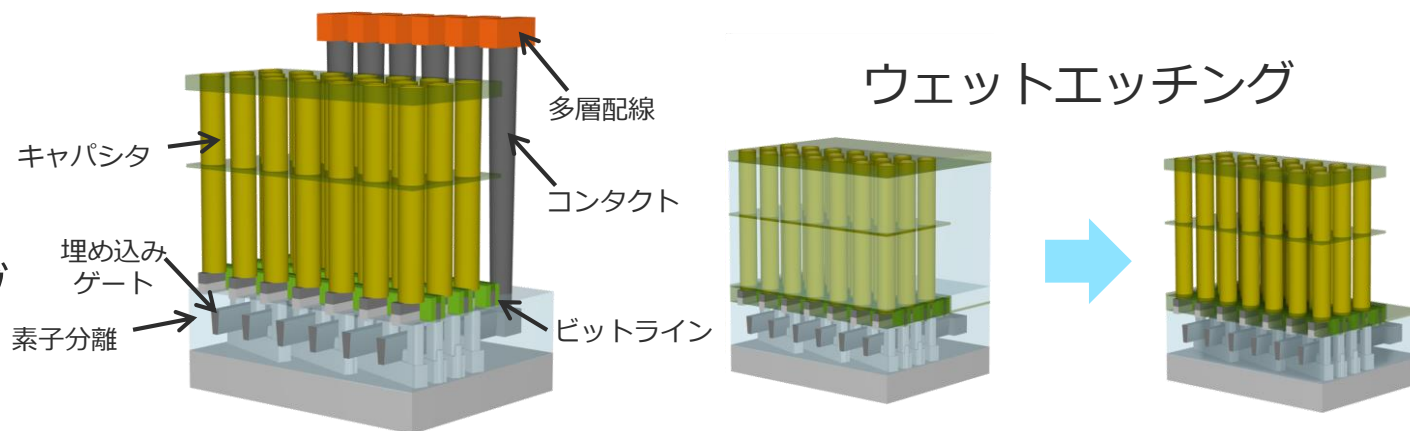


先端デバイスが抱える洗浄工程における技術課題



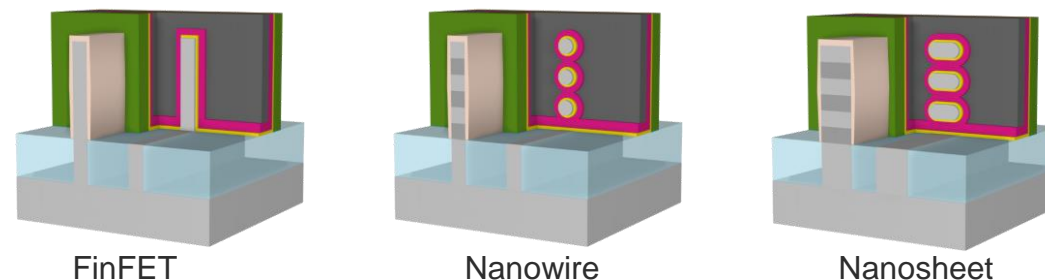
■ DRAM

- 素子分離エッチング後の洗浄
- キャパシタ電極形成後のモールドのウェットエッチング



■ ロジック

- Fin エッチング後の洗浄
- Nanowire/Nanosheet 形成後の洗浄



デバイス構造の微細化・高アスペクト比化により、乾燥技術の難度が増加

パターン倒壊のメカニズムと解決方法

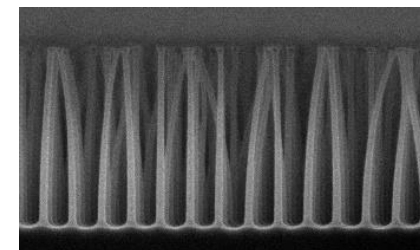
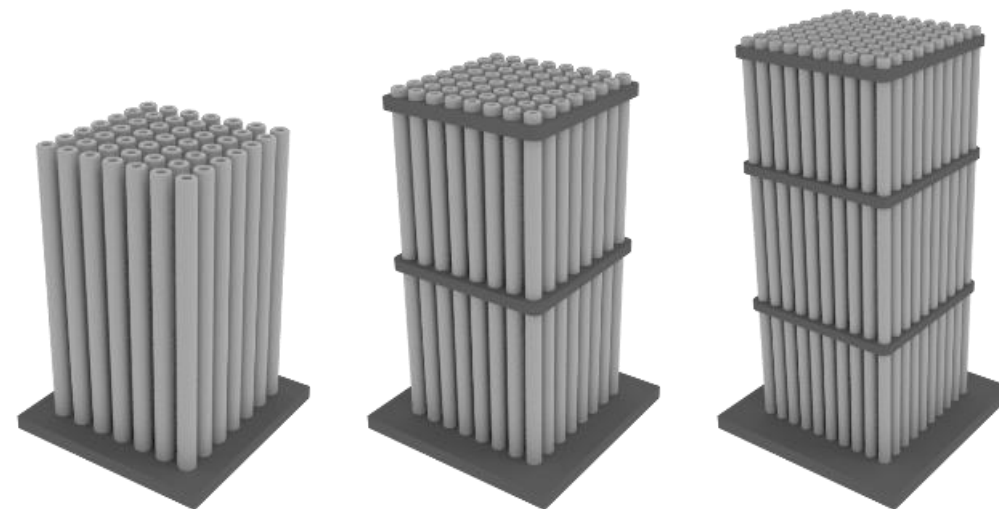
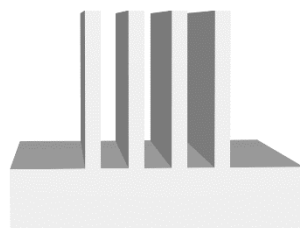
表面張力*



乾燥前



乾燥後



*表面張力：液体や固体が、表面をできるだけ小さくしようとする性質

高アスペクト比化の進展により、薬液の置換による表面張力の低減や表面改質による倒壊抑制のアプローチが限界を迎えている

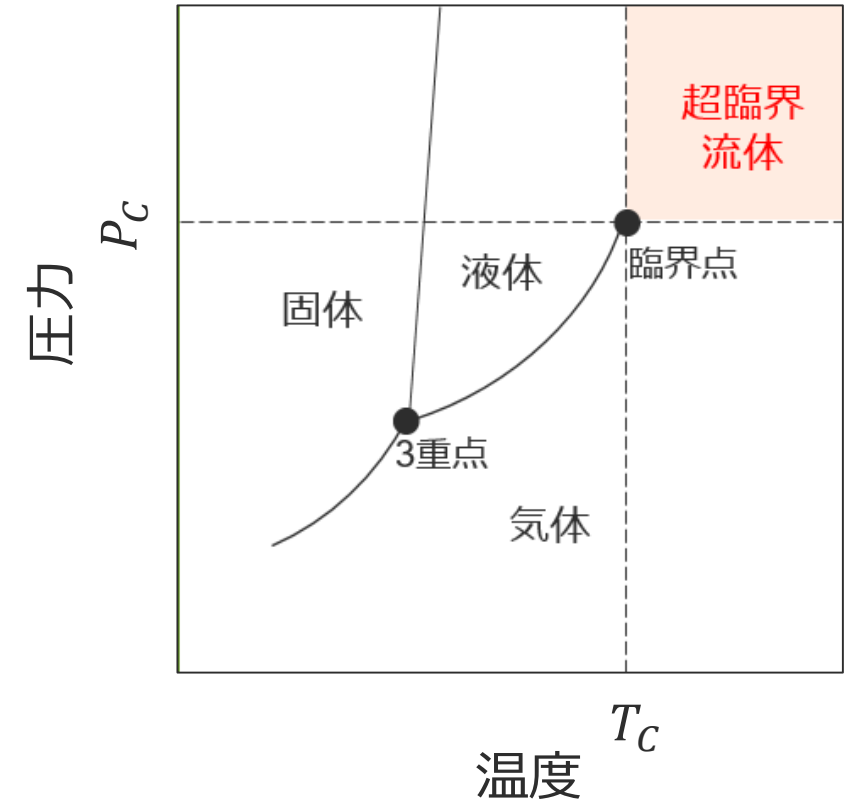
次世代の乾燥技術

- 次世代乾燥技術として超臨界乾燥および固化乾燥がある
- 超臨界乾燥が課題解決に最も効果的であり、量産対応した装置CELLESTA™ SCDをリリース
- 超臨界乾燥は、キャパシタ電極のような複雑な構造やPCRAMメモリセルのような脆い膜に対しても幅広く適用されることを期待

	適用範囲	残渣物	酸化 / 材質ロス
超臨界乾燥	複雑な構造や高アスペクト比の形状に対応	少ない	なし
固化乾燥	積層構造や壊れやすい構造には対応不可	多い	あり

超臨界乾燥技術

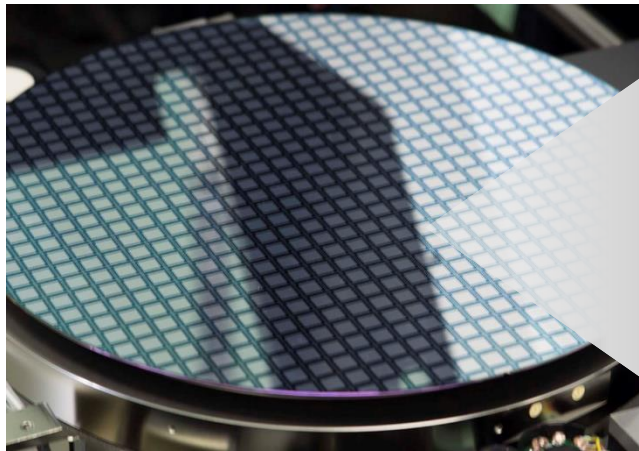
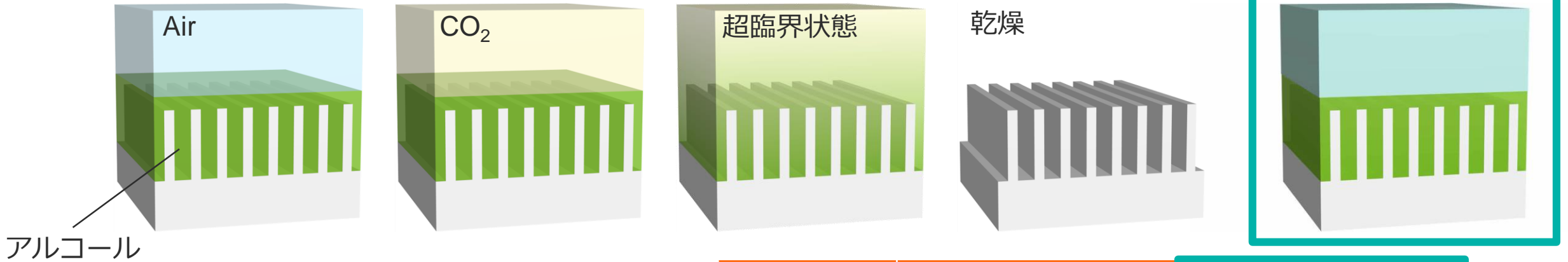
- 超臨界とは
 - 温度、圧力が臨界点より高い状態
 - 液体と気体の中間の特性をもつ
 - 表面張力がゼロ
- 半導体製造プロセスに導入するための課題
 - これまで適用されていない圧力領域での安定稼動
 - ナノレベルでのパーティクルの制御



理論的に表面張力がゼロであるため、パターン倒壊に効果的
最先端の半導体製造プロセス向けにナノレベルでのパーティクル制御が必要

超臨界乾燥技術

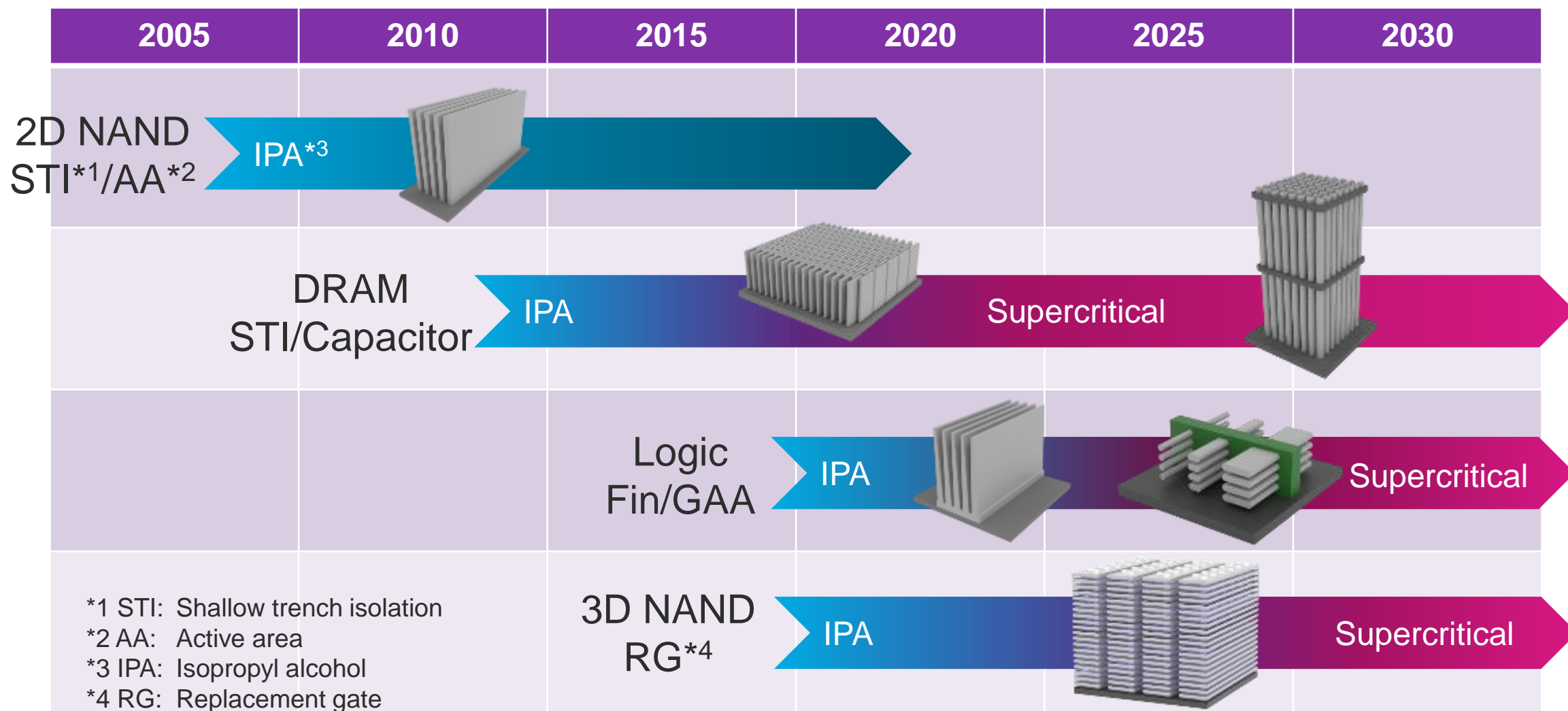
超臨界乾燥の様子



	従来の乾燥	TELの超臨界乾燥
Top View		
Side View		

超臨界乾燥技術によりパターン倒壊を抑制

乾燥技術のロードマップ



まとめ

- 洗浄工程の技術課題であるパターン倒壊に対して、超臨界乾燥技術を提案
- 最先端デバイスの洗浄工程におけるさまざまな技術課題に対し、半導体メーカーのパートナーとして、新しい技術とソリューションを継続して提供



CELLESTA™ Pro SPM



CELLESTA™ -i



EXPEDIUS™ -i



NS300Z

エッチング装置向け新プラットフォーム

2021年1月20日

和久井 勇
執行役員、ES BUGM



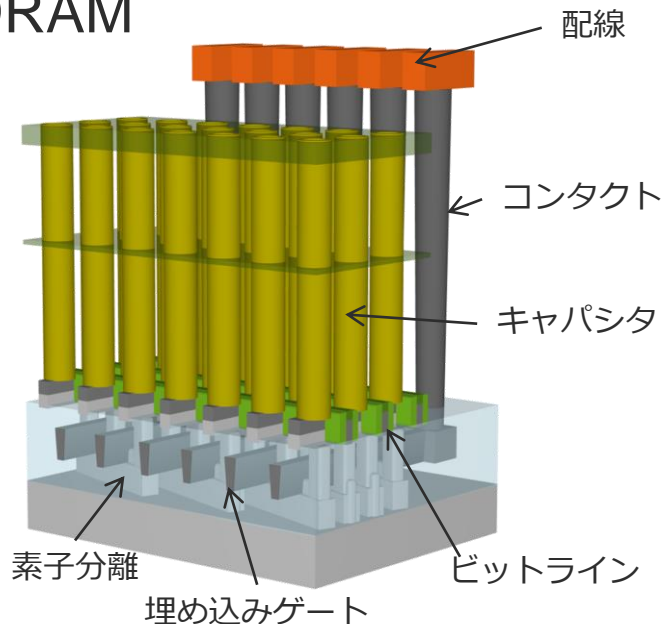
事業機会と基本戦略

- 3D NAND・パターンニングに牽引され、エッチング装置市場は継続的に高水準の投資が見込まれる
- 当社の強みを生かせるHARC・パターンニング・配線工程に注力シェアおよび収益性の向上を目指す
- 今後のさらなる市場拡大に向けて積極的な投資を継続

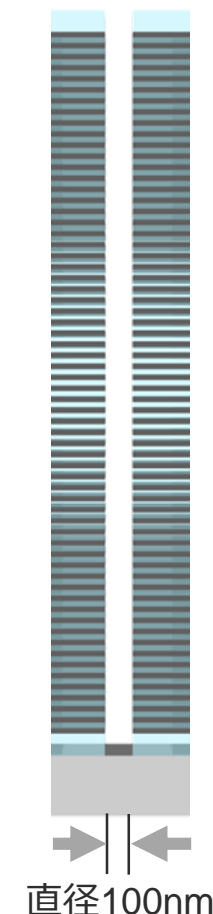
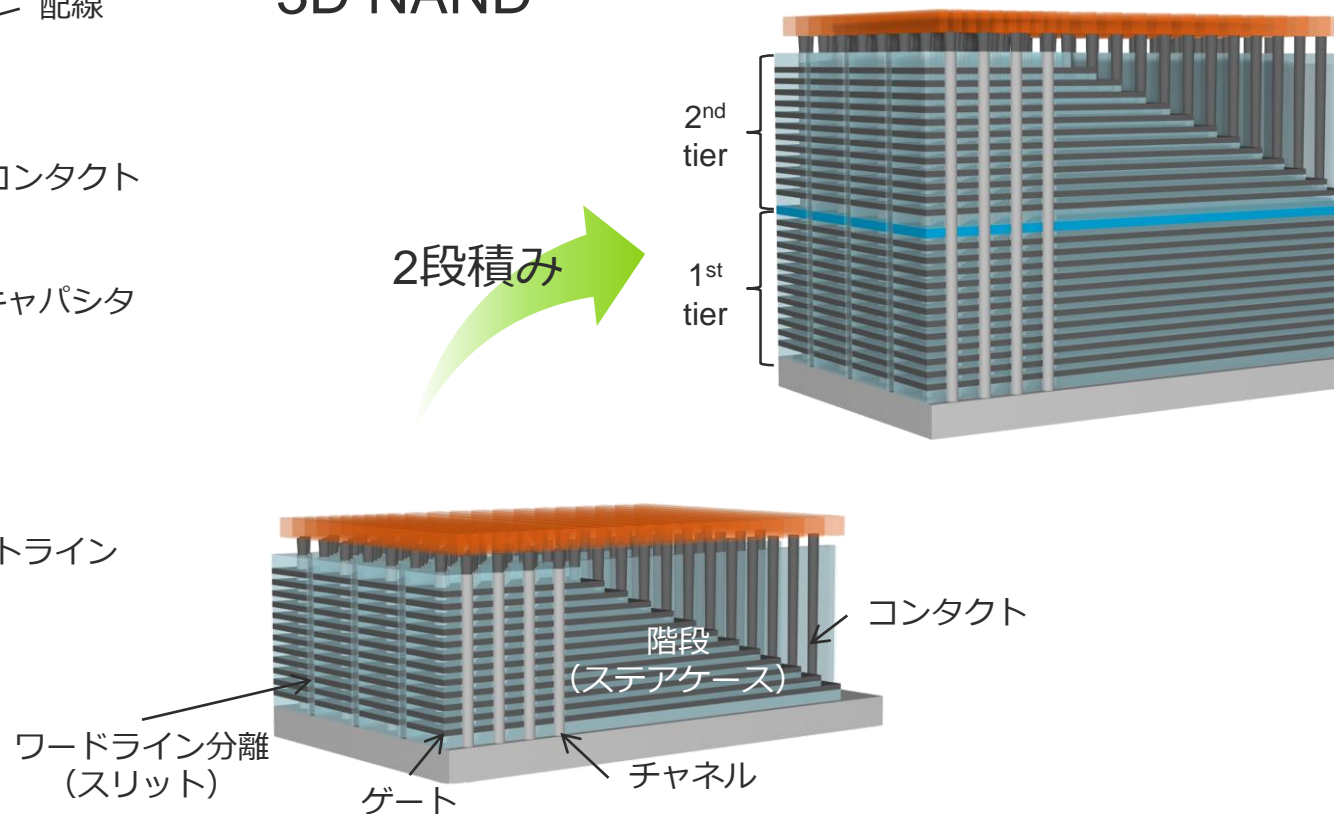
メモリ向けエッチングの課題

Aspect ratio = 50-70:1

DRAM

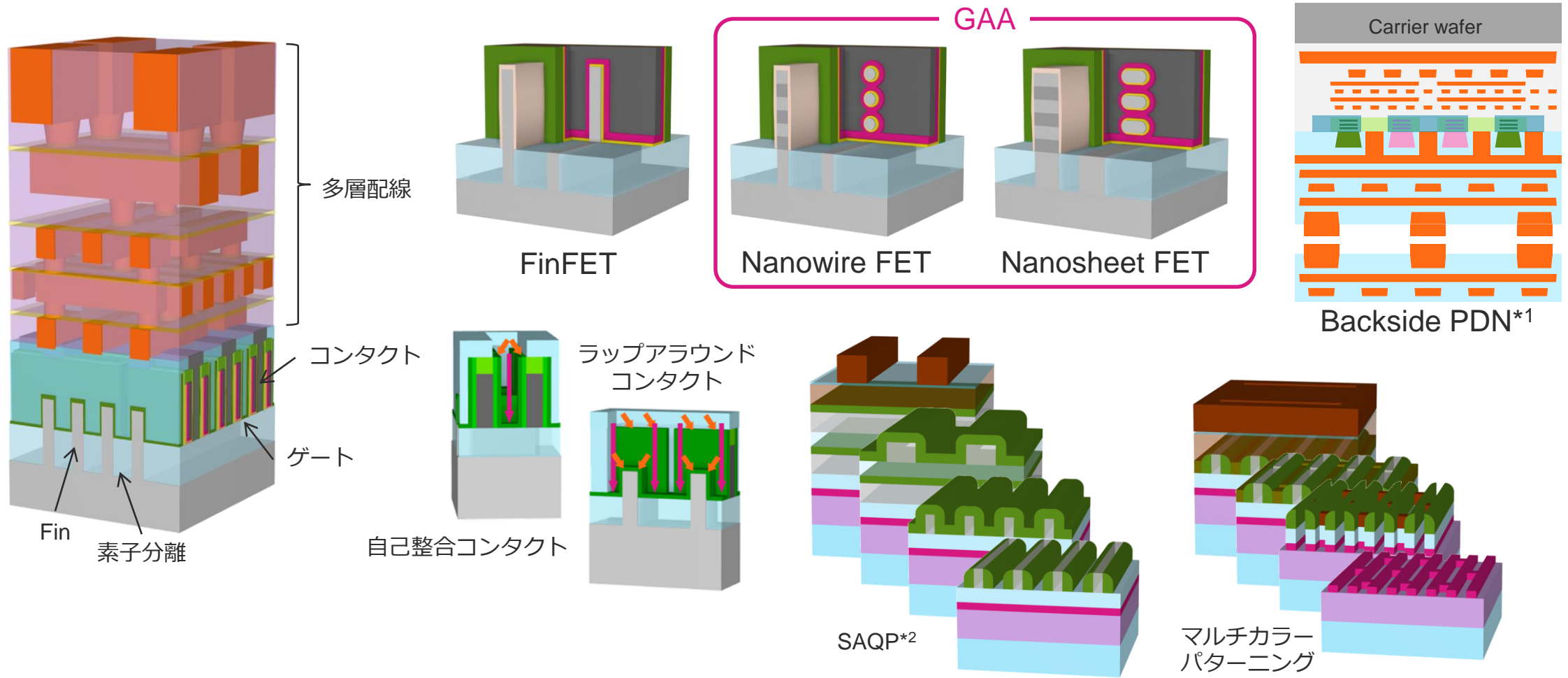


3D NAND



多層化、高アスペクト比化に伴い、加工性能と生産性の両立が求められる

ロジック向けエッチングの課題



多様化するエッチング工程に対して、フレキシブルな装置レイアウトが求められる

*1 PDN: Power delivery network

*2 SAQP: Self-aligned quadruple patterning

東京エレクトロンのエッチング装置の歴史

4, 5, 6 inch

200 mm

300 mm

1980's

1990's

2000's

2010's



TEL Etch 480

TEL's first single wafer dry etch tool



UNITY™

TEL's first original vacuum multi-chamber tool



Telius™

World's first parallel-chamber tool



Tactras™

World's first addition of X axis movement to robot arm
Realized 6 chambers in one system



TE5000

TEL's first original dry etch tool



TE8500



UNITY™ II

TEL's first platform with multi-chambers



Tactras™ BX

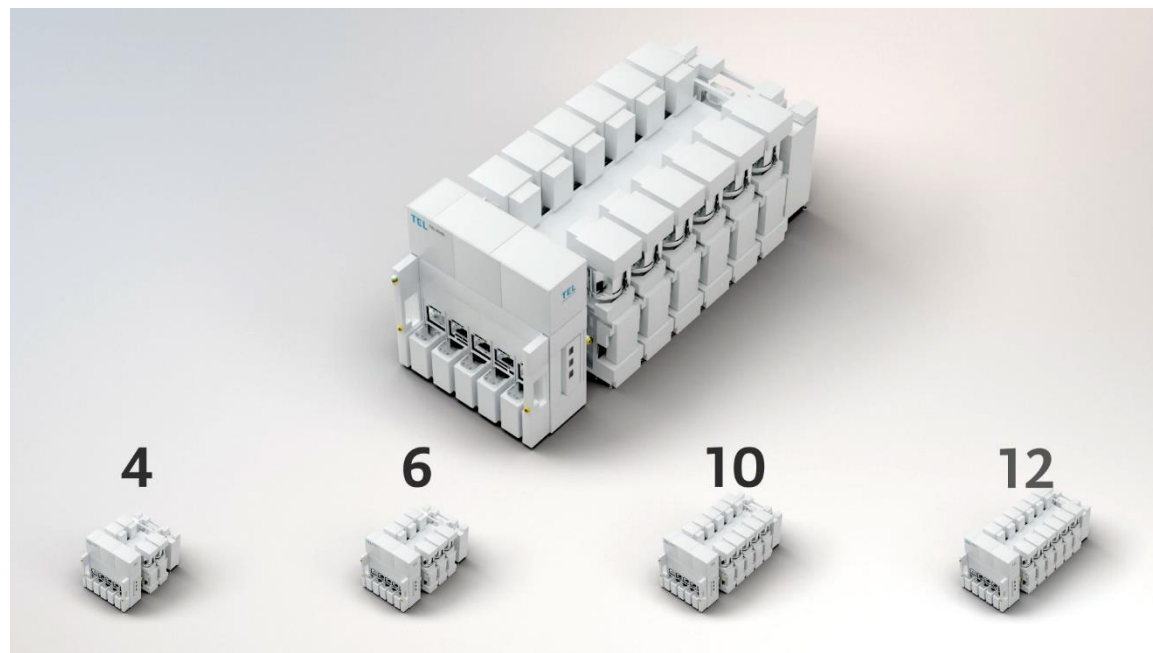
Realized 8 chambers in one system

Episode™ UL の特徴

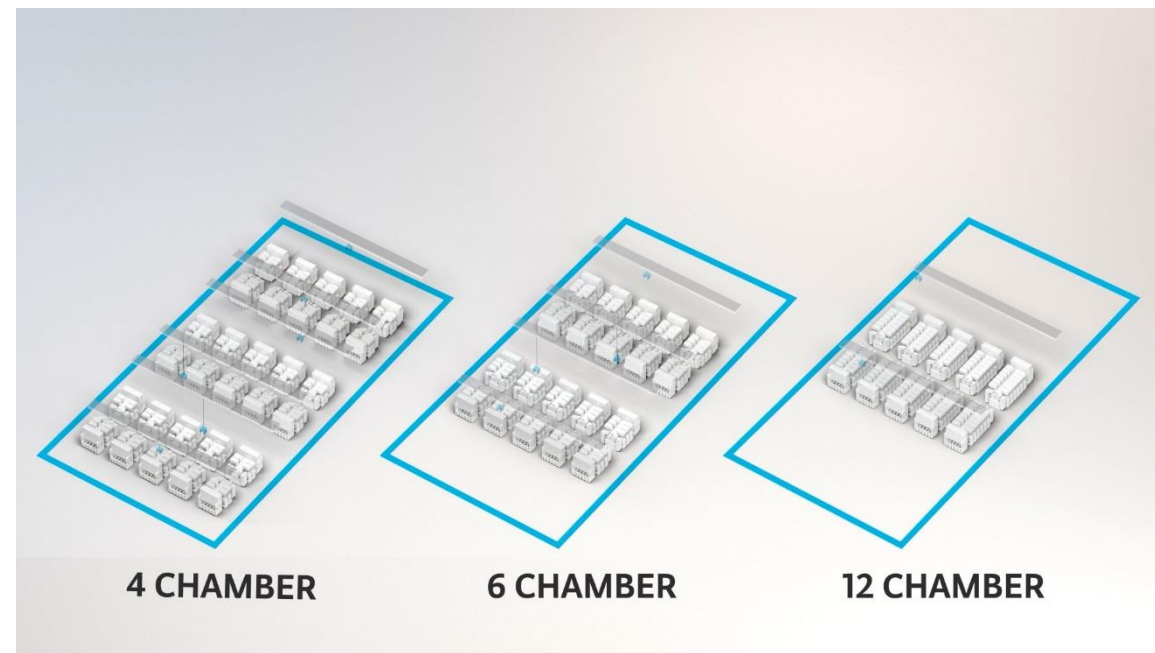


ニーズに合わせて、フレキシブルなレイアウトが可能
省スペース・スマート化により、生産性を向上

Episode™ UL : レイアウト

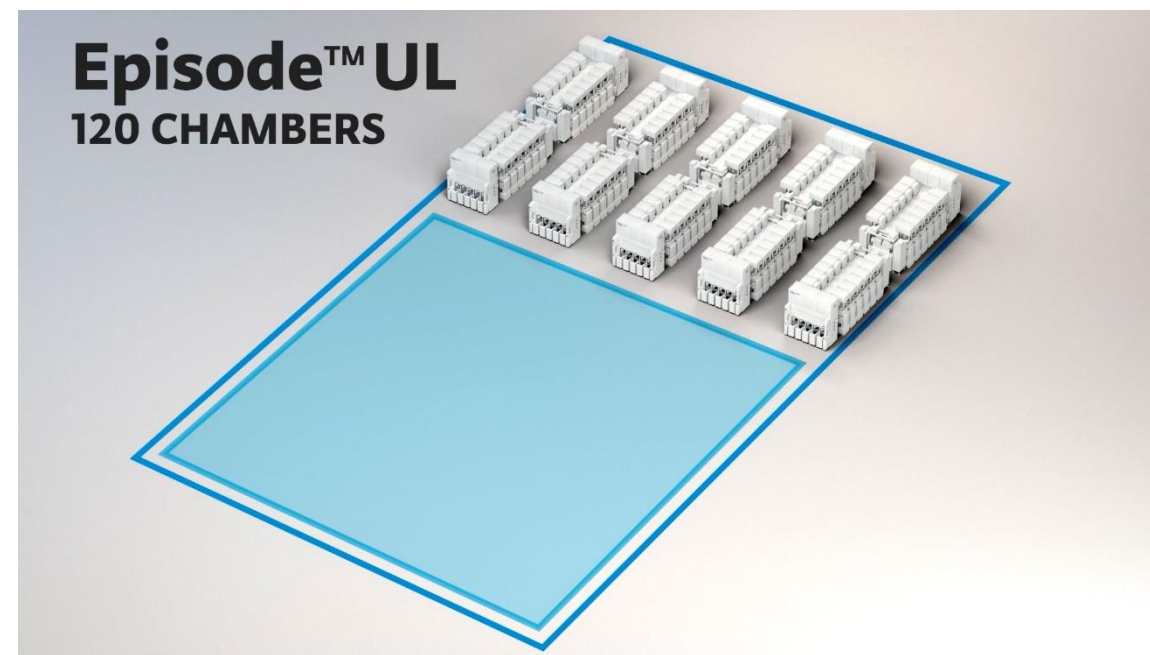
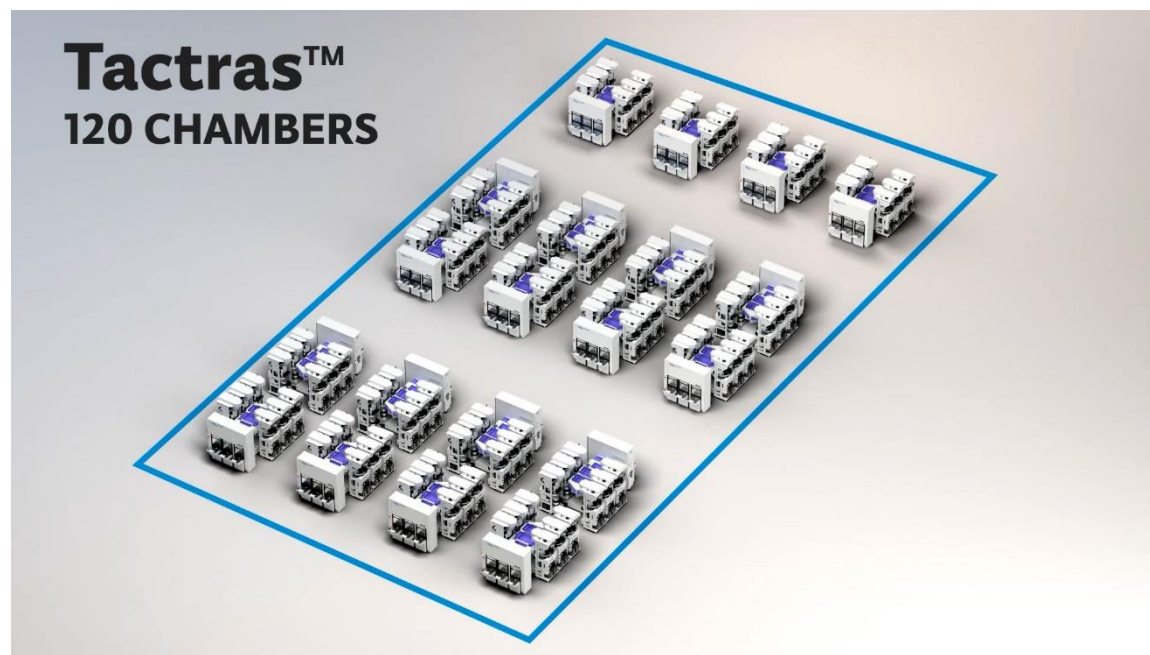


4、6、10、12チャンバーの
4種類から選択可能



Fabスペースや適用工程に応じて
フレキシブルにレイアウト可能

Episode™ UL : スペース



チャンバー当たりのフットプリントを大幅に削減

Episode™ UL : スマート・ツール

**AUTOMATED
PARTS EXCHANGE**



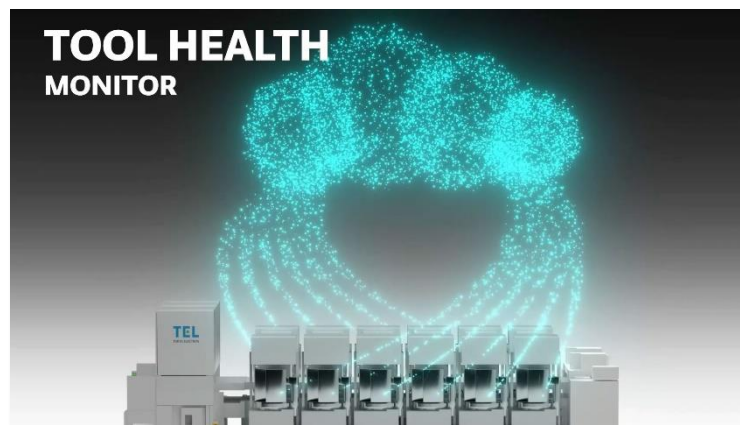
**10X FASTER
SENSING**



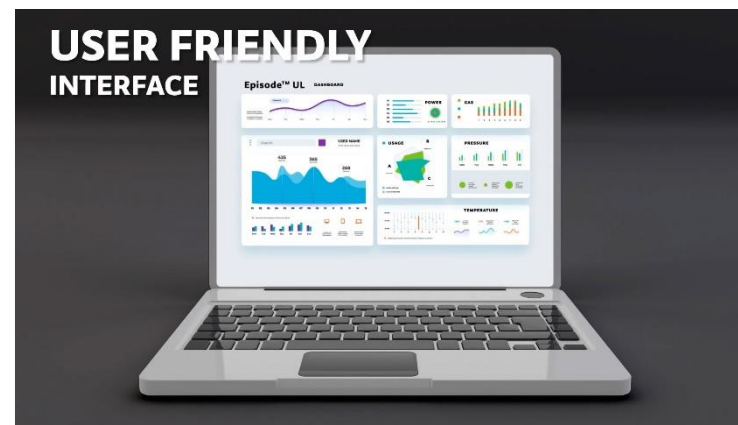
**BIG DATA
ANALYSIS**



**TOOL HEALTH
MONITOR**



**USER FRIENDLY
INTERFACE**



自動パーツ交換機能や多数のセンサー、高速制御システムを搭載
TEL独自のスマートツールを使用したビックデータ解析により、自律プロセス制御が可能

Episode™ UL 動画

まとめ

- フレキシブルなレイアウト：
 - 4チャンバーから12チャンバーまでフレキシブルに搭載数を選択可能
- スペース：
 - チャンバー当たりのフットプリントを大幅に削減
- スマートツール：
 - 自動パーツ交換機能や多数のセンサー、高速制御システムを搭載
TEL独自のスマートツールを使用したビックデータ解析により、自律プロセス制御が可能

最新の枚葉成膜プロセスと将来に向けた開発

2021年1月20日

石田 博之
執行役員、TFF BUGM



成膜装置 製品ラインアップ

Furnace
TELINDY PLUS™



Semi-batch ALD
NT333™



Single Wafer Deposition
Triase+™



MRAM MTJ Formation
EXIM™



Oxidation / CVD / ALD / PVD

バッチ*1

Process: Oxidation/CVD/ALD
Reaction: Thermal/Plasma
Material: SiO₂/Si₃N₄/High-k*2/Metal
Feature: 100 to 150 wafers/batch

セミバッチ

Process: ALD
Reaction: Thermal/Plasma
Material: SiO₂/Si₃N₄/High-k
Feature: 5 to 6 wafers/batch

枚葉

Process: CVD
Reaction: Thermal/Plasma
Material: Metal/High-k/Ferroelectric
Feature: Superior step coverage

Process: PVD
Reaction: Thermal/Plasma
Material: Magnetic material/Metal
Feature: Multi-film stacking

*1 納入済み装置 (300mm) 10,000台以上

Triase⁺™ EX-II™ Advance : 超高アスペクト比 TiN膜成膜

■ 特徴

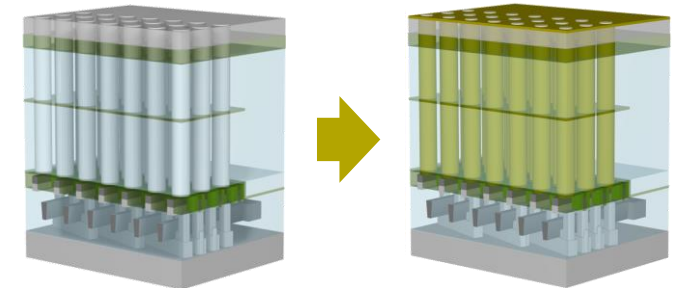
- 最先端のASFD*プロセスによるTiN膜成膜
- 大流量のガス供給により、最先端メモリに適した高いステップカバレッジ性能（段差被覆性）を実現
- 薄膜の連続性（膜厚 < 10 Å）
- 膜厚の高均一性（1σ < 1%）
- 幅広い温度帯に対応（400～600℃）
- 高速での圧力制御による高生産性

■ アプリケーション

- DRAM キャパシタ電極
- 3D NAND ワードラインバリア膜
- その他、表面積の大きい構造

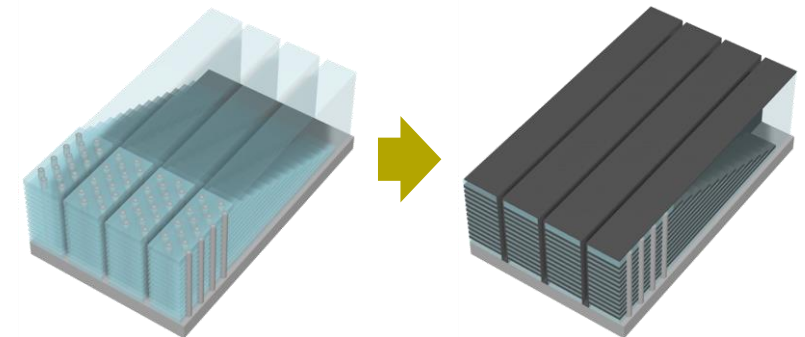
DRAM

下部電極



3D NAND

ワードラインバリア膜



* ASFD: Advanced sequential flow deposition
ナノスケールで低温かつ緻密な膜を成膜できる手法

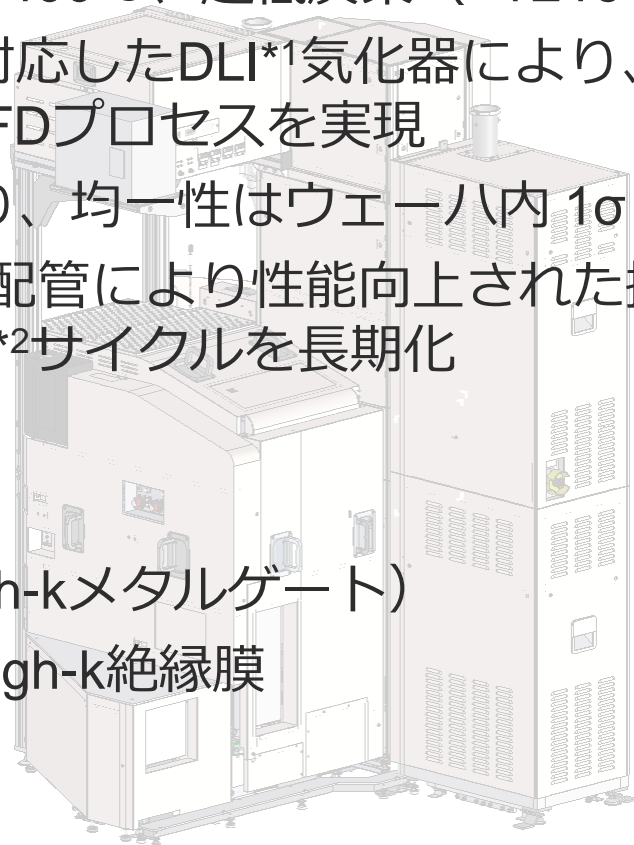
Triase⁺™ EX-II HK : 高品質High-k絶縁膜

■ 特徴

- HfOプロセス向け@~400°C、超低炭素 (~1E19 atoms/cm³)
- 液体Hfプリカーサに対応したDLI*1気化器により、大流量で理想的なASFDプロセスを実現
- 独自のガス注入により、均一性はウェーハ内 1σ < 1%
- 高速APCおよび100A配管により性能向上された排気系により、ウェットPM*2サイクルを長期化

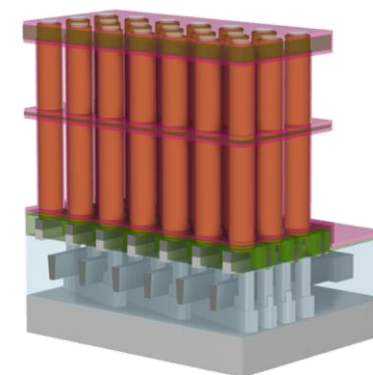
■ アプリケーション

- DRAM 周辺回路 (high-kメタルゲート)
- 3D NAND ブロック high-k絶縁膜



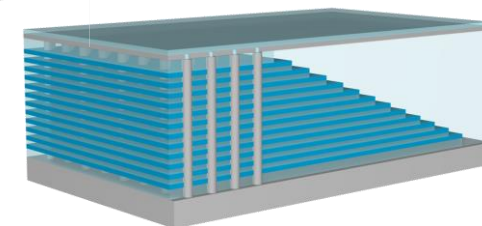
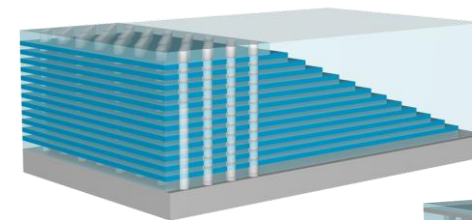
DRAM

High-k絶縁膜



3D NAND

ブロックhigh-k~コア酸化膜成膜



*1 DLI : Direct Liquid Injection

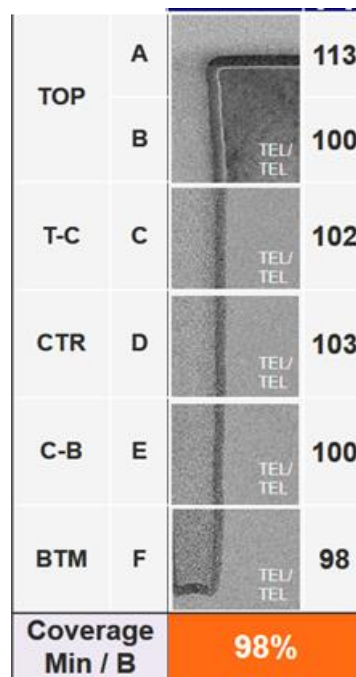
*2 PM : Preventative Maintenance

Triase⁺™ EX-II™ HK : 高品質High-k絶縁膜

均一性

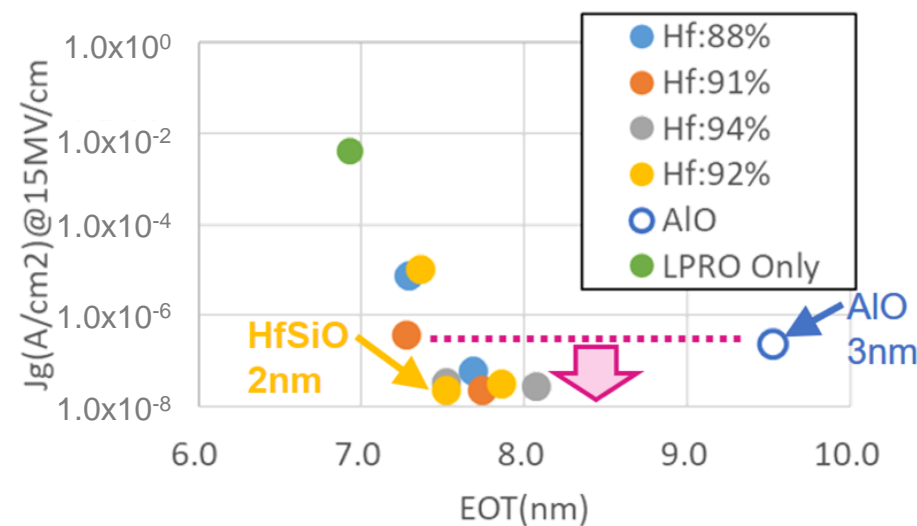
	HfSiO	HfO
Hf conc. (%)	73	100
Map		
Ave. thick (Å)	46.9	33.0
Range (%)	0.78	0.85
1σ (%)	0.16	0.19
Ave. - IL	32.0	19.9

カバレッジ



ホールのアスペクト比 55:1

リーク電流



TEL MOSキャパシタ構造において、HfSiO膜 2nmのリーク電流はAIO膜 3nmと比べて小さい

高アスペクト比の構造に対応した高誘電率の薄膜形成が可能

Triase⁺™ EX-II™ MS : マルチソース供給による薄膜の組成制御

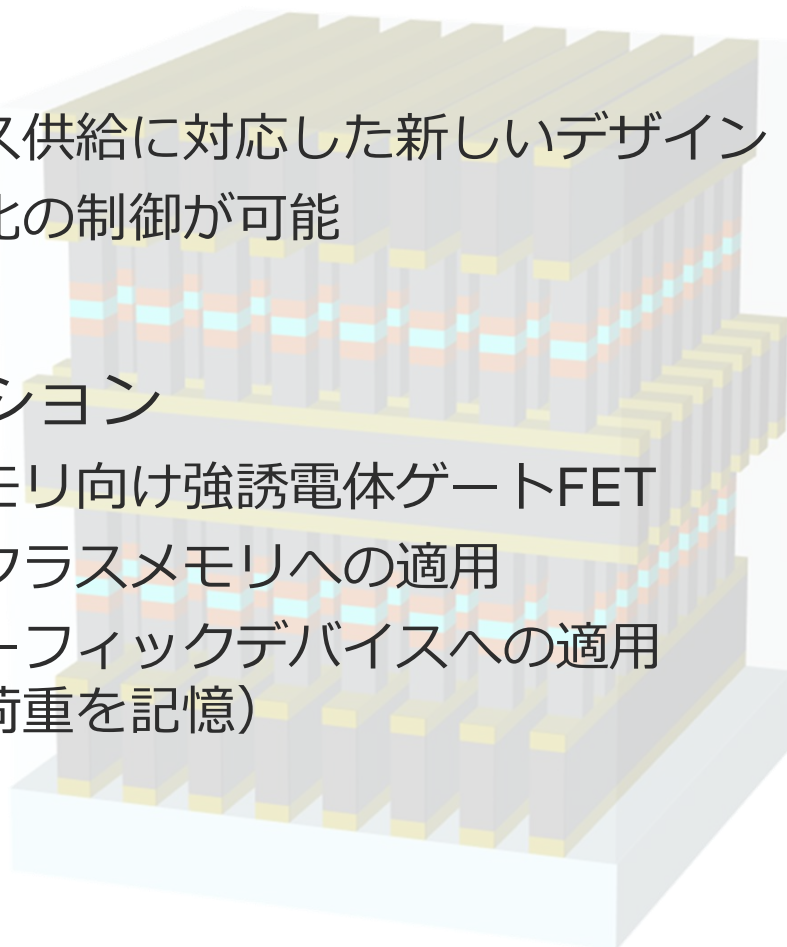
開発段階

■ 特徴

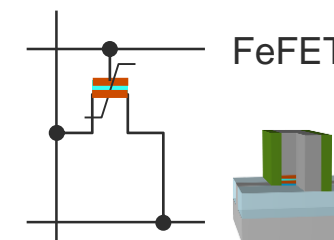
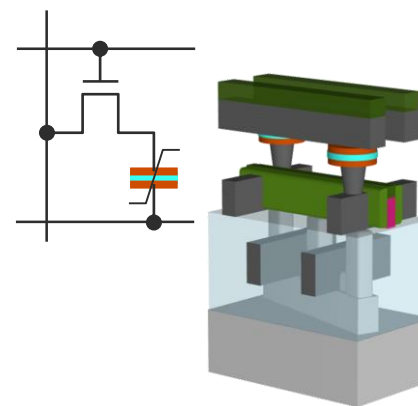
- マルチソース供給に対応した新しいデザイン
- 薄膜の組成比の制御が可能

■ アプリケーション

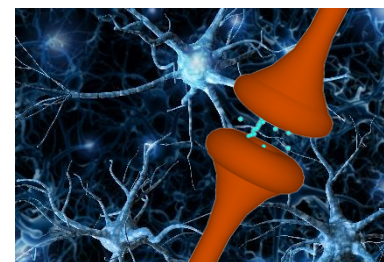
- 不揮発性メモリ向け強誘電体ゲートFET
- ストレージクラスメモリへの適用
- ニューロモーフィックデバイスへの適用
(シナプス荷重を記憶)



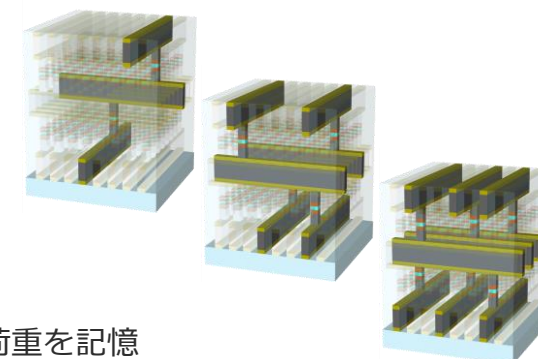
FeRAM



ニューロモーフィック



人工シナプス

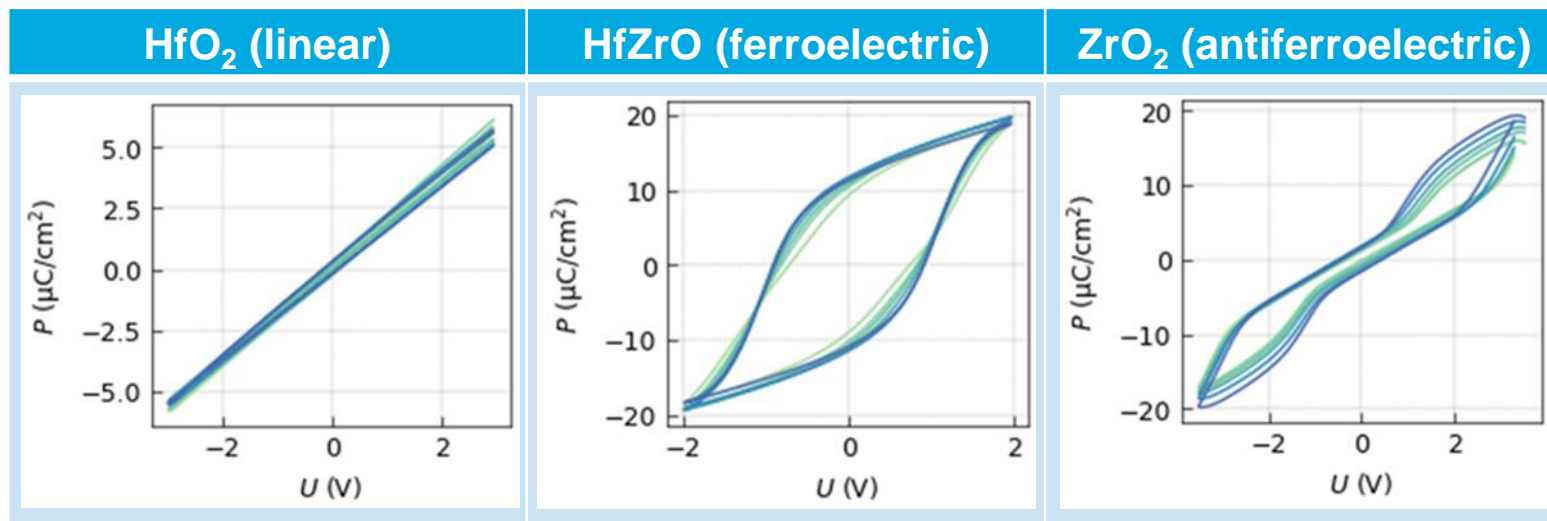


シナプス荷重を記憶

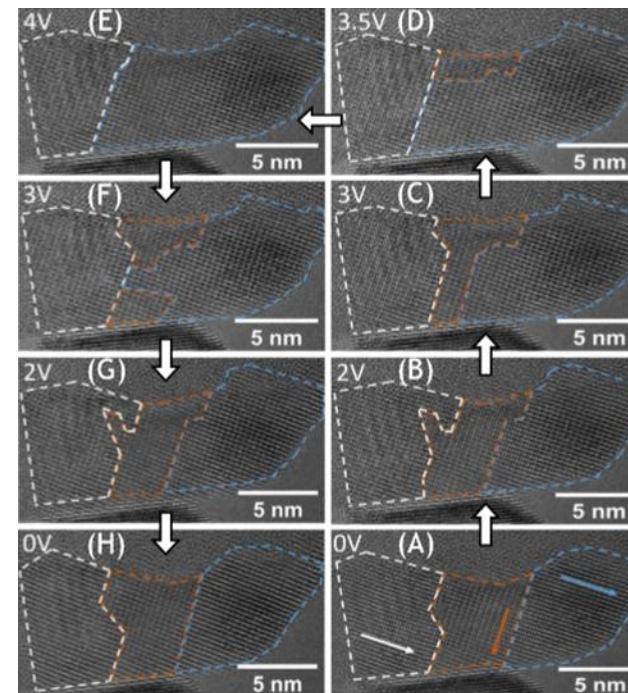
Triase⁺™ EX-II™ MS : マルチソース供給による薄膜の組成制御

開発段階

強誘電特性



マルチソース供給によって薄膜の組成が制御可能となり、
さまざまな機能膜が形成できる



電圧サイクル下の反強誘電性ZrO膜のTEM観察。
電圧サイクル (0V→4V→0V) に沿う電界領域 (壁) の移動によって結晶粒が成長・収縮している。

TEL Technology Center, Americaにて実証

出所 : Lombardo *et al.*, VLSI 2020

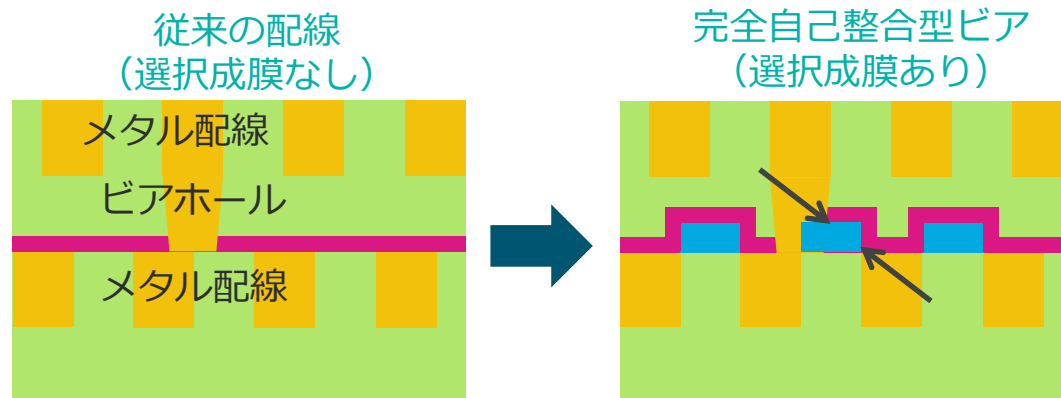
新たな事業機会：さらなる微細化に向けた選択成膜

■ 特徴

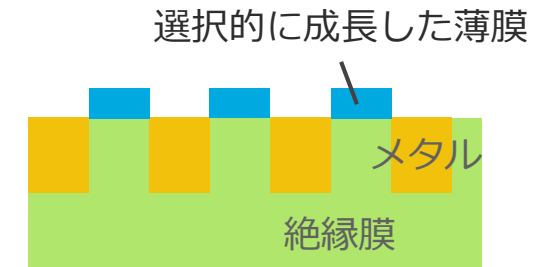
- メタル/絶縁膜表面の選択的な成膜
- 高度な選択性を実現する優れた表面前処理技術

■ アプリケーション

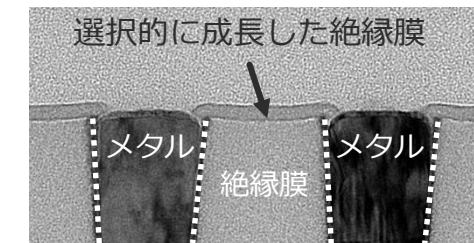
- ロジック配線、完全自己整合型ビア
- リソグラフィーのアライメントマージンを拡大するためのすべてのパターンニング



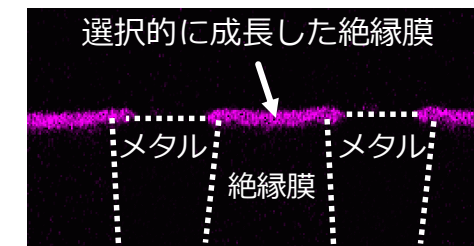
選択成膜



TEM画像



EDXによる元素マッピング



@TEL internal structure

出所：S. Azumo, 32nd symposium, SCEJ

まとめ

- 超高アスペクト比 TiN膜成膜
 - DRAM キャパシタの微細化を推進
 - 3D NAND ワードライン性能の向上
- 高品質High-k絶縁膜
 - DRAM 周辺回路（high-kメタルゲート）への新規採用
 - 3D NAND コントロールゲート性能の向上
- マルチソース供給
 - 薄膜の組成制御を実現
- 選択成膜
 - パターニングにおけるアライメントマージンの拡大



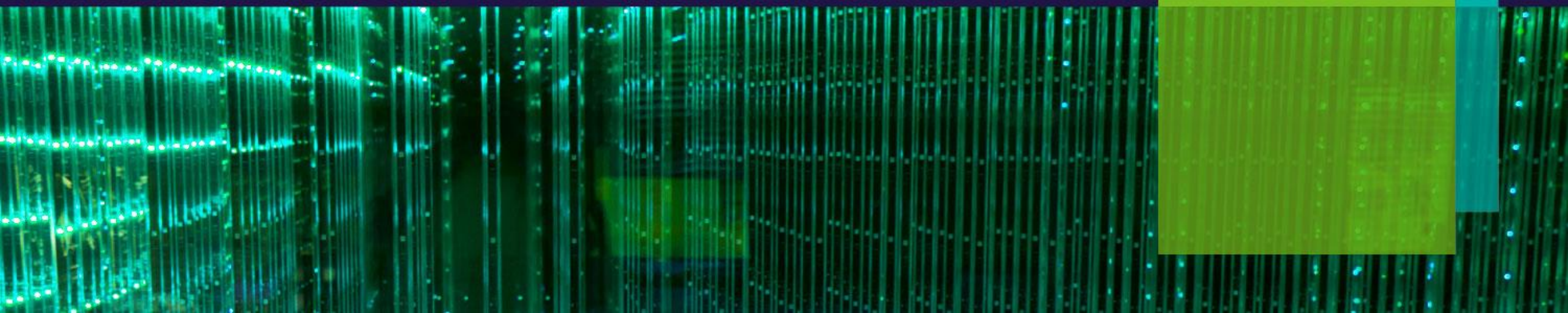
Triase⁺™

デジタルトランスフォーメーション（DX）の取り組み

2021年1月20日

横森 憲敬

Corporate Innovation本部 副本部長



TEL DX ビジョン

- 産業界全体に波及するDXの流れは半導体製造業界においても例外とはならず、さらなる微細化、積層化要求に対する解の1ピースとして重要な位置づけ



AI Chip



Autonomous



Cloud Service



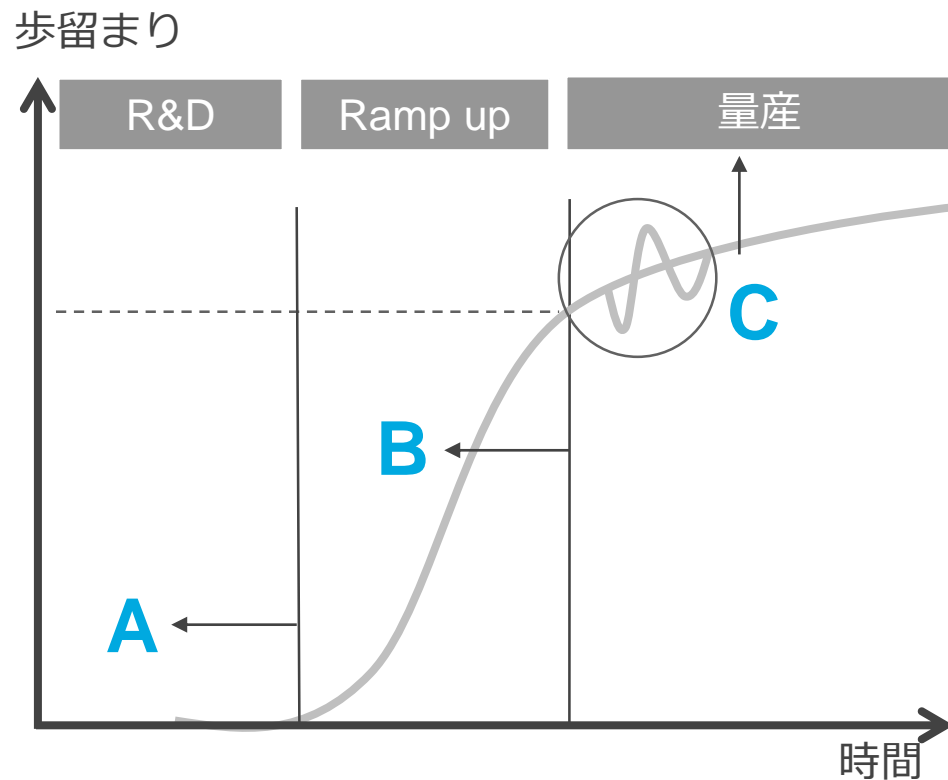
AR/VR

TEL DX Vision

全社員が**デジタル技術**を“てこ”にして付加価値向上や効率化等の**企業価値創造活動**を**持続的に**推進する**グローバルカンパニー**

A global company where all employees drive **enterprise value creation sustainably** through activities such as value addition and efficiency improvements by leveraging **digital technology**

DXによる顧客の価値創造への貢献



データ活用機会

対策例

A R&D TATの短縮

正確なシミュレーションによる迅速なPOR提案

B Ramp upの短縮

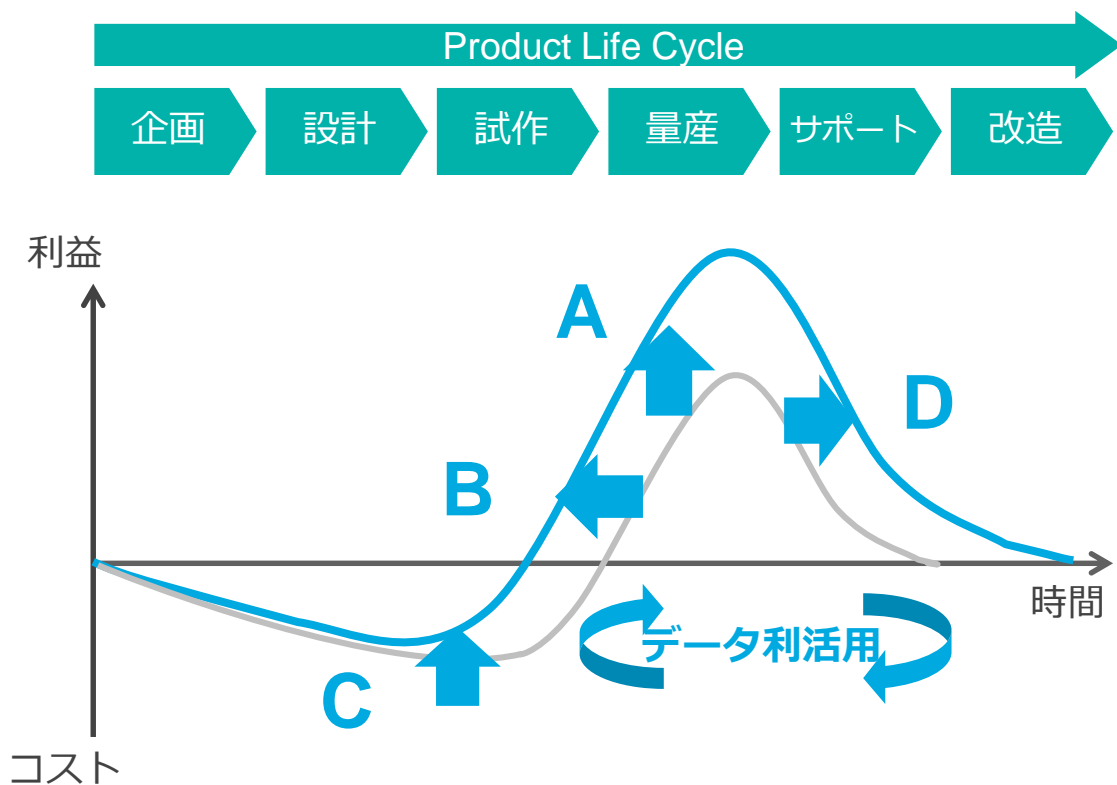
機差低減, 自動調整機能

C 生産性/歩留まり向上

モニター、解析機能による
予知保全、故障検知と
プロセス調整機能

開発から量産までのさまざまな場面において顧客の価値創造に貢献

DXによる資本効率の向上



データ利活用機会

対策例

A 収益率向上

顧客の価値創造に貢献する高付加価値製品を提供

B 市場投入の加速

開発環境の効率化による開発期間短縮

C 製品コスト低減

シミュレーションを生かした試作数の低減

D 生涯価値の延長

適切な保守・改造提案

商品企画から保守までのさまざまな場面において資本効率を向上

DX活動のステップ

デジタルイネーブラー

- 高いコンピューティング性能
- クラウドインフラ
- AIテクノロジー
- IoT、xR

取り巻く環境

- データ共有とサプライチェーン内のコラボレーションの進展
- 人間を支えるAIとロボットへの高い期待

付加価値創造・資本効率向上

3. コントロール

実世界への
フィードバック

1. モニタリング

見える化

4. 自律

自律学習と判断

2. 分析と予測

デジタル化されたデータで
分析と予測

目的の達成

- 高次元の課題（High value problem）の解決

High value problem

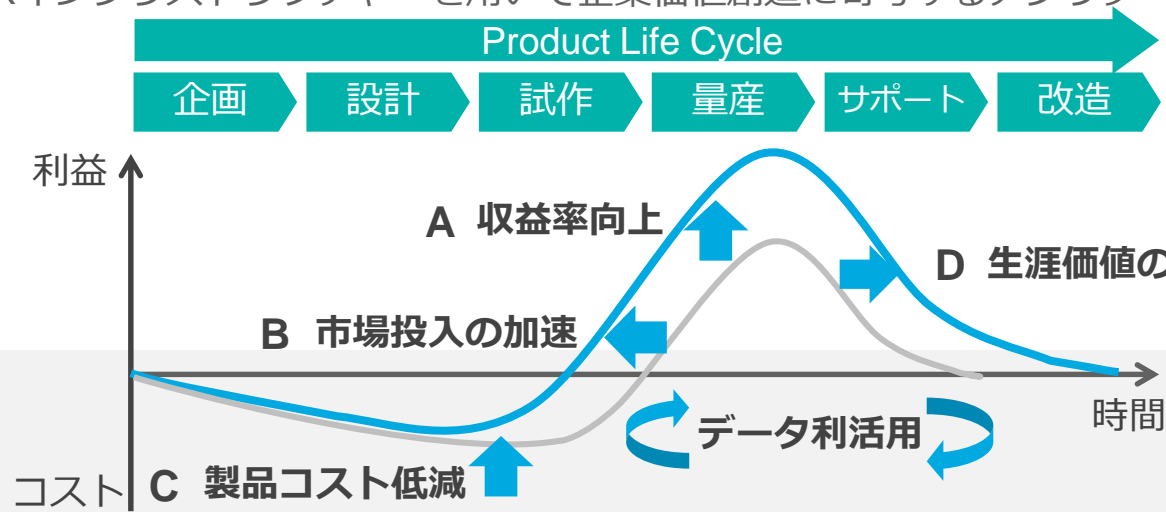
- 品質
- 費用
- スピード
- 生産性
- エネルギー消費

デジタルトランスフォーメーションで高次元の課題を解決

DXプロジェクト全体イメージ

DXインフラストラクチャーを用いて企業価値創造に寄与するアプリケーションを開発

アプリケーション



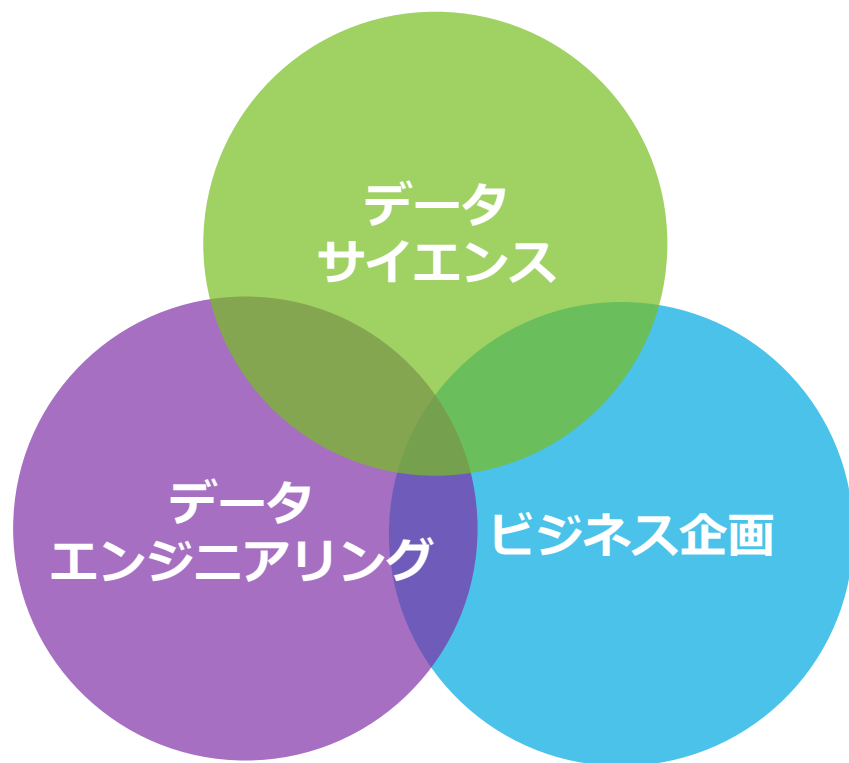
DXインフラストラクチャー

スキル・文化・データ利活用プラットフォームのDXインフラストラクチャー構築



DXインフラストラクチャーを活用して、
企業価値を創造するアプリケーションを開発する

DXエンジニア育成計画



データサイエンス

情報処理、人工知能、統計学などの情報科学系の知識を理解して、扱うことができる力

データエンジニアリング

データサイエンスをTELの企業価値創造に意味のある形にし、目的に応じて実装、運用できるようにする力

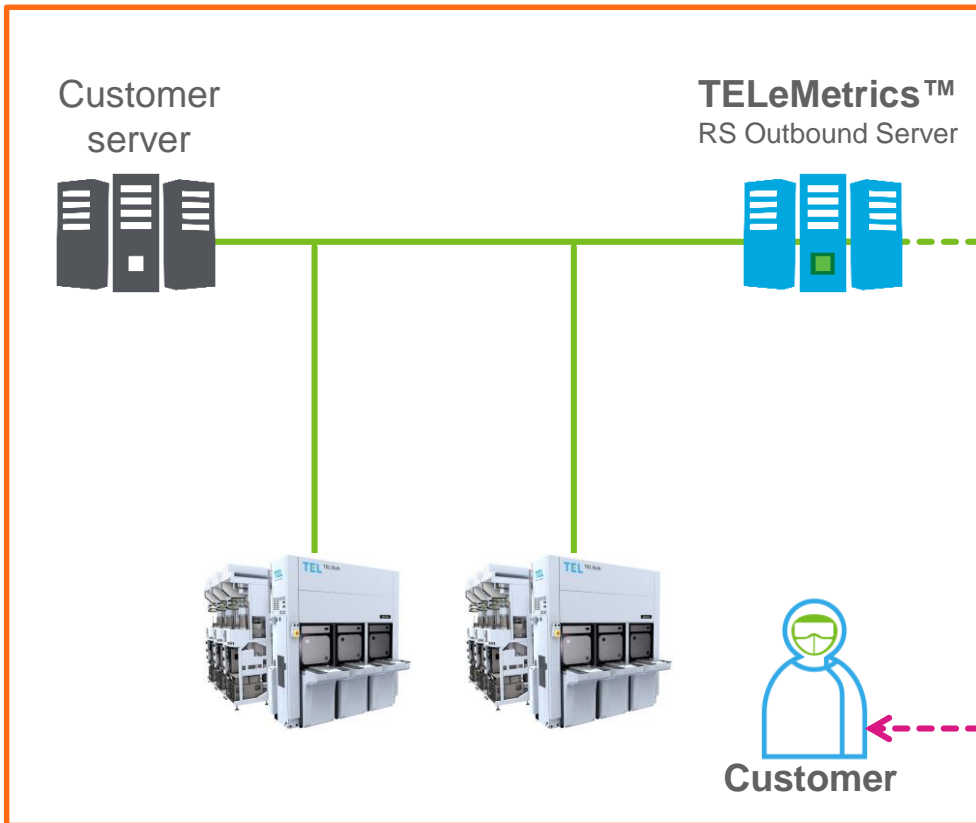
ビジネス企画

課題とその背景を整理して、解決策を導き、ビジネスにつなげる力（稼ぐ力）

データサイエンスをTELのビジネスに生かす
そのための人材を計画的に育成していく

TELeMetrics™ : 顧客Fabとのリモート接続

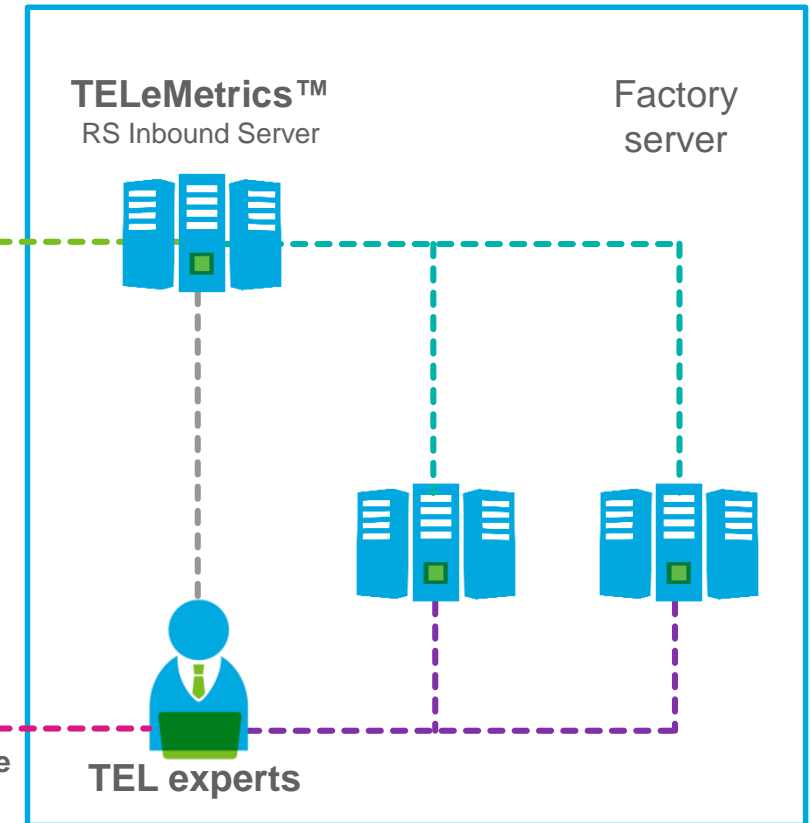
Customer Site



Data from tool



TEL

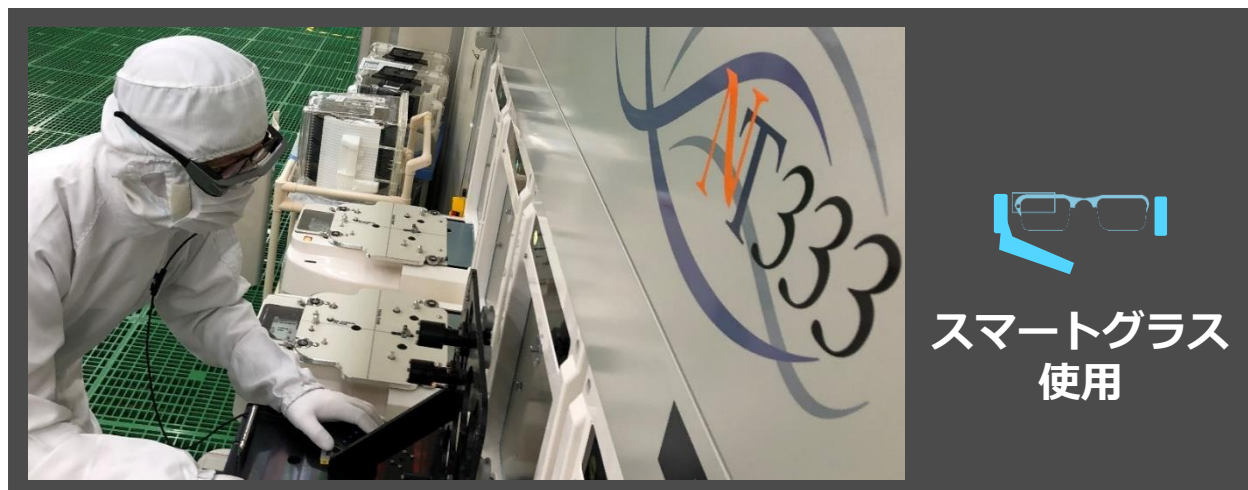


Feedback by email, phone call or conference call

工数売りからコト売りへのトランスフォーメーション

ARを使った遠隔サポート

顧客のクリーンルーム



当社サポートセンター



AR: 「拡張現実」 スマートグラス越しで見ると、眼前に映像などの情報が出現し、現実世界に情報を付加してくれる技術

ビッグデータ時代の最新技術を利用し、サービスの効率化を推進

AIによる材料探索

プロセス条件と材料の共同最適化の方法

マテリアルズインフォマティクス

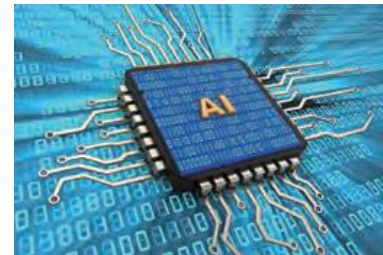
学術論文



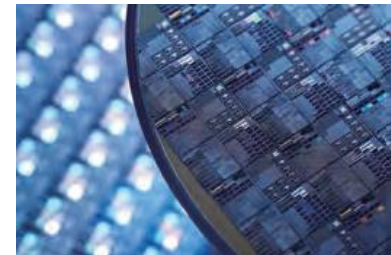
材料データベース



データサイエンス

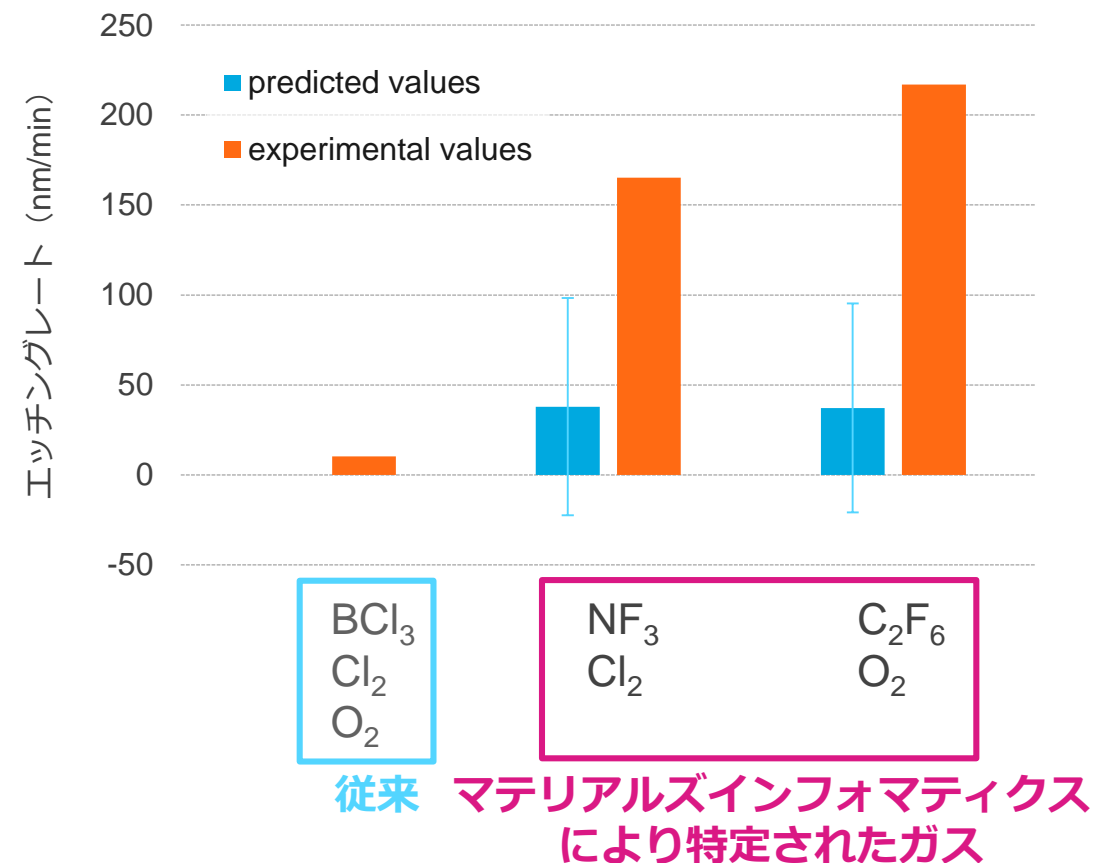
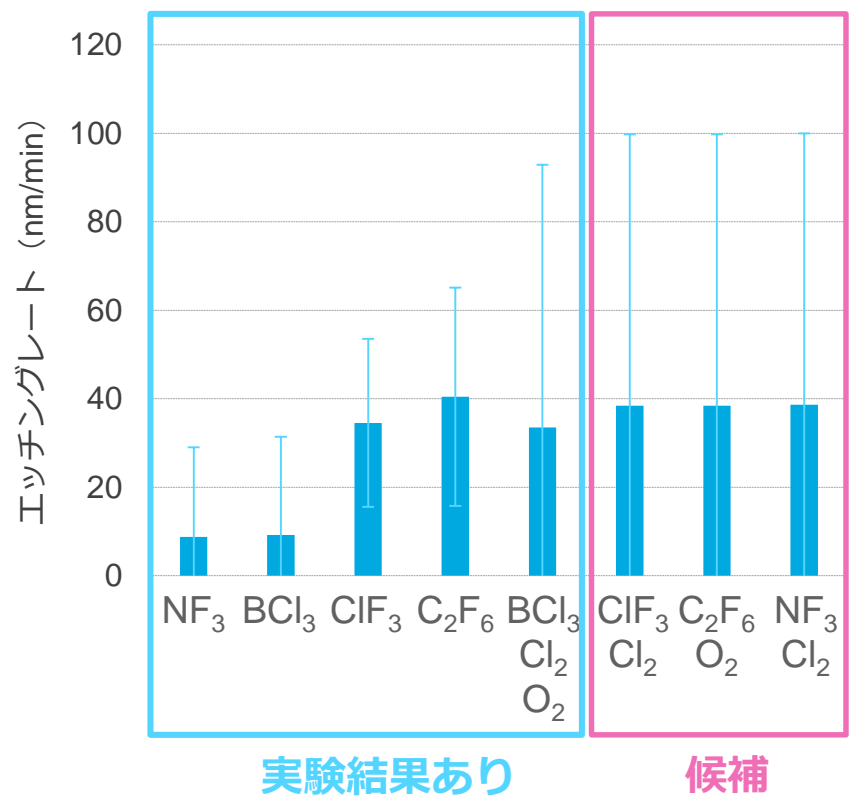


実験



金属酸化物をドライエッチングするための材料を探索

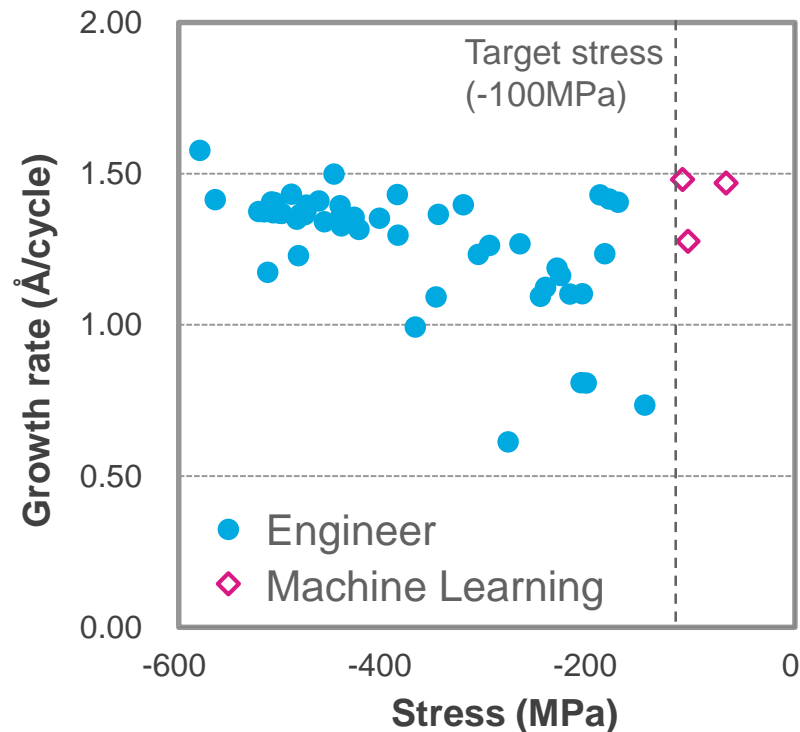
予測値と実験値の比較



機械学習を用いて、従来よりエッチングレートの高いガスを特定

AIによるプロセスの最適化

プラズマ原子層堆積法 (PE-ALD) の膜応力調整



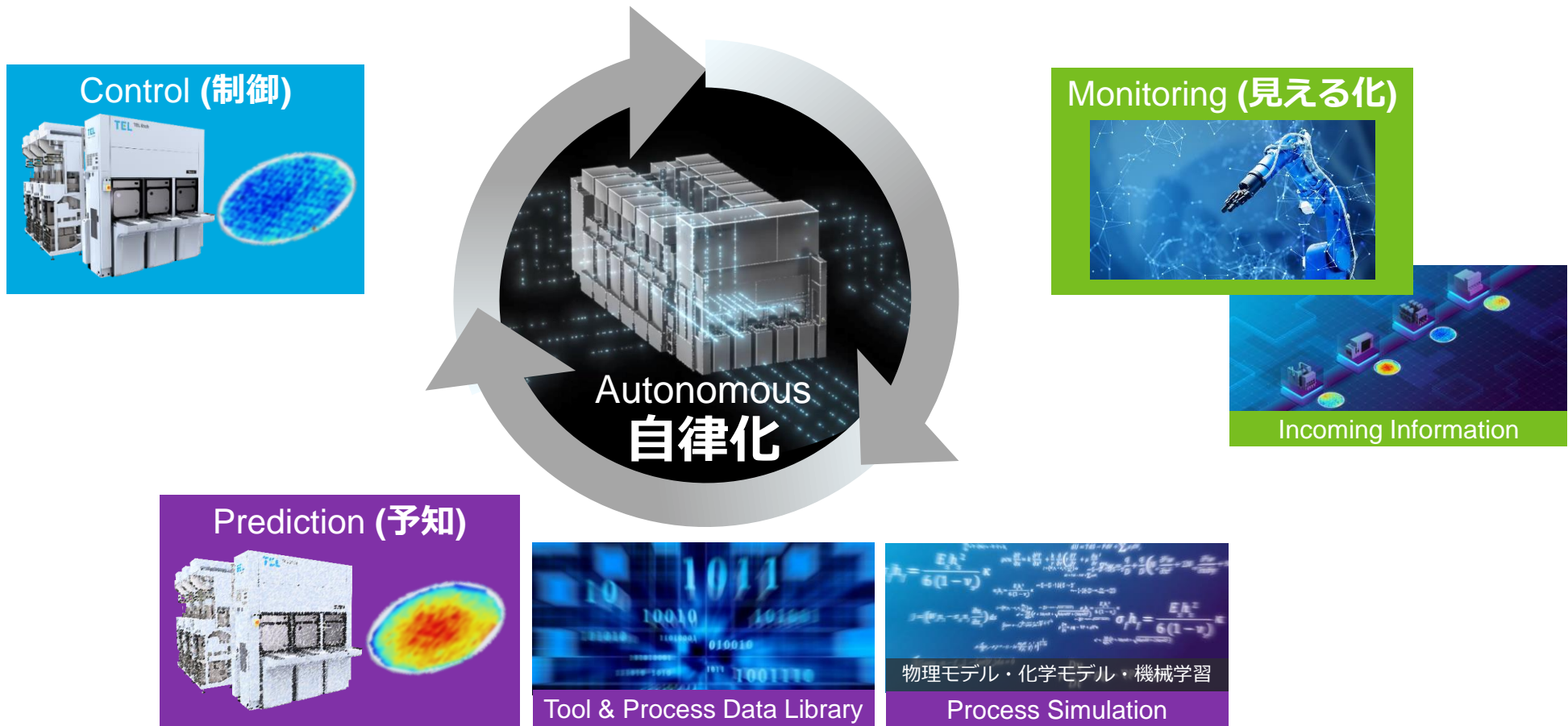
プロセス： PE-ALD SiO₂成膜

ターゲット： 膜応力 → -100MPa~0MPa の間にする

- エンジニアによる従来の方法
 - 目標の膜ストレスを達成できなかった
 - 実験データを取得し、AIに学習させた
- ↓
- 機械学習による最適化
 - 目標のストレス値を達成

機械学習によるプロセス最適化の実現性を実証

装置の自律化により顧客価値へ貢献



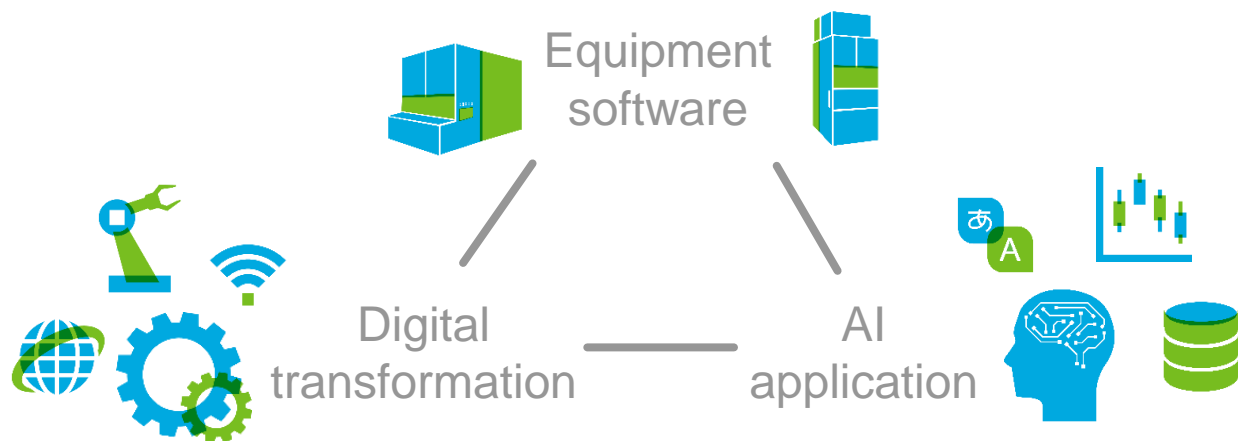
装置自ら必要な知識を蓄積し自動学習
環境および状態を把握し正常な状態を保持する

TEL デジタル デザイン スクエア

TEL DX Vision

全社員が**デジタル技術**を“てこ”にして付加価値向上や効率化等の**企業価値創造活動**を持続的に推進する**グローバルカンパニー**

開発アクティビティ



State-of-the-art office



Grand Open
November 24, 2020

Proudly celebrating 30 years
in Sapporo, Hokkaido, Japan



DX活動の本拠地として、TEL デジタル デザイン スクエアをオープン

デジタルデザインスクエア動画

TEL™

TOKYO ELECTRON